

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-308608

(P2001-308608A)

(43)公開日 平成13年11月2日(2001.11.2)

(51)Int.Cl.	識別記号	F I	テーマト*(参考)
H 0 1 P	1/212	H 0 1 P	1/212
	3/02		3/02
	3/08		3/08
	3/16		3/16
H 0 3 B	5/18	H 0 3 B	5/18
			D
審査請求 未請求 請求項の数 6 O L (全 27 頁)			

(21)出願番号 特願2001-1356(P2001-1356)

(22)出願日 平成13年1月9日(2001.1.9)

(31)優先権主張番号 特願2000-37717(P2000-37717)

(32)優先日 平成12年2月16日(2000.2.16)

(33)優先権主張国 日本(J P)

(71)出願人 00006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 飯尾 憲一

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 石川 容平

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(74)代理人 100084548

弁理士 小森 久夫

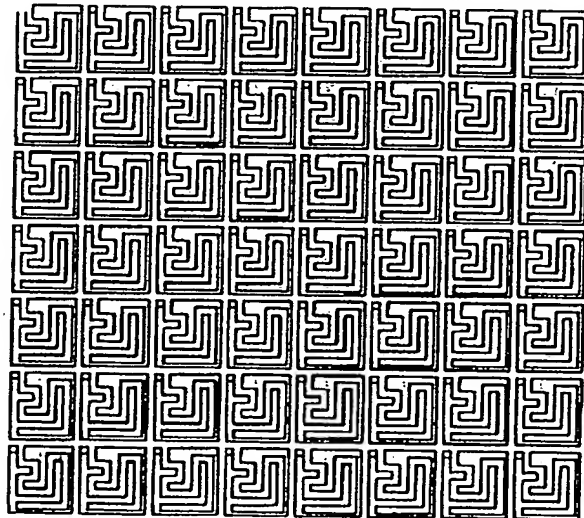
最終頁に続く

(54)【発明の名称】 高周波回路装置および通信装置

(57)【要約】

【課題】 スルーホールによる電気壁を設けることによる製造プロセスの困難性、電極を部分除去した磁気壁部分が共振器として作用することによる問題等を回避し、且つパラレルプレートモードなどのスプリアスモードの伝搬を阻止する。

【解決手段】 誘電体板の上下面に電極を形成するとともに、例えば4開口で四角形状の基本パターンを複数個配置し、各基本パターンの隣接2開口回路が帯域阻止フィルタ特性を示すように、その2開口回路のストリップ状導体を定める。



【特許請求の範囲】

【請求項1】 平行な少なくとも2つの平面導体と、該2つの平面導体間に電磁波を励振させる回路と、前記2つの平面導体間を伝搬するスプリアスモードと結合して当該スプリアスモードの伝搬を阻止するスプリアスモード伝搬阻止回路を前記2つの平面導体のうちいずれか一方または両方に形成した高周波回路装置であって、前記スプリアスモード伝搬阻止回路を、ストリップ状導体による2開口以上の多開口回路を構成する基本パターンを複数個配置したものとし、各基本パターンの任意の2開口回路が帯域阻止フィルタ特性を示すように当該2開口回路のストリップ状導体を定めた高周波回路装置。

【請求項2】 前記多開口回路が3開口以上である請求項1に記載の高周波回路装置。

【請求項3】 前記2開口回路を、該2開口回路の2つの開口間をつなぐストリップ状導体に、使用周波数における $1/4$ 波長の電気長を有する先端が開放されたストリップ状線路を並列に接続して構成した請求項1または2に記載の高周波回路装置。

【請求項4】 前記2開口回路を、該2開口回路の2つの開口間に互いに半波長の電気長差を有する少なくとも2つのストリップ状導体を並列接続して構成した請求項1または2に記載の高周波回路装置。

【請求項5】 前記基本パターンの各入出力開口に所定のインピーダンスおよび電気長を有する線路を接続した請求項1、2、3または4に記載の高周波回路装置。

【請求項6】 請求項1～5のうちいずれかに記載の高周波回路装置を通信信号の伝搬部または通信信号の信号処理部に用いた通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、2つの平行平面導体を有する導波路や共振器などの高周波回路装置およびそれを用いた通信装置に関するものである。

【0002】

【従来の技術】誘電体板の一方の面にほぼ全面の接地電極を形成し、他方の面にコプレーナを形成したグラウンデッドコプレーナ線路や、誘電体板の一方の面に接地電極を形成し、他方の面にスロットを形成したグラウンデッドスロット線路や、誘電体板の両面に、誘電体板を挟んで対向するスロットを形成した平面誘電体線路などの各種伝送線路がマイクロ波帯やミリ波帯における伝送線路として用いられている。

【0003】これらの伝送線路は、いずれも2つの平行な平面導体を含む構造であるため、たとえば線路の入出力部やベンドなどで電磁界が乱れると、いわゆるパラレルプレートモード等のスプリアスモードの波が2つの平行な平面導体間（平行平面導体間）に誘起され、そのスプリアスモードの波（以下単に「スプリアスモード」という。）が平面導体間を伝搬するという問題があった。

そのため隣接する線路間で上記スプリアスモードの漏洩波で干渉が生じて、信号のリークなどの問題が生じる場合がある。

【0004】図62はグラウンデッドコプレーナ線路の主伝搬モードと、それに付随して発生するパラレルプレートモードの電磁界分布の例を示している。図62において20は誘電体板であり、その下面のほぼ全面に電極21を形成し、上面にストリップ導体19と電極22を形成している。ここで電極21、22は接地電極として用い、これらの電極と誘電体板20およびストリップ導体19によってグラウンデッドコプレーナ線路を構成している。このようなグラウンデッドコプレーナ線路では、その端部において電磁界の乱れが生じ、誘電体板20の上下面の電極21、22を縦方向に走る電界を誘起し、これにより図に示すようにパラレルプレートモードの電磁界が生じる。図中実線の矢印は電界、破線は磁界、2点鎖線は電流の分布を示している。

【0005】このような不要モードの伝搬を防ぐために、従来は、伝送線路の両脇に伝送線路に沿って伝搬モードの波長に対して充分短い間隔で、誘電体板の上下面の電極を導通させるスルーホールを設けるようにしていた。

【0006】

【発明が解決しようとする課題】このように導波路の伝搬方向に沿って、上下面の電極を導通させるスルーホールを設けることによって、スルーホール部分が電気壁として作用し、その部分でパラレルプレートモードの伝搬が阻止される。しかし、たとえばミリ波帯などの高周波領域になると、高次モードの発生を抑えるために、誘電体板の厚みを薄くしなければならず、しかもスルーホールの間隔を非常に狭くする必要があるため、製造プロセス上高い精度が要求される。

【0007】また、誘電体板にスルーホールを設けない場合は、電極を形成した誘電体板全体を遮断導波管の中に実装する方法も採れるが、その場合には、遮断導波管の寸法を管内波長の $1/2$ 以下にしなければならず、寸法上の制約が厳しくなる。

【0008】さらに、スプリアスモードが漏洩する部分の電極を部分的に取り除いて磁気壁を構成することによって、スプリアスモードの伝搬を阻止する方法も考えられるが、その電極を取り除いた部分が一種の共振器として作用するという新たな問題が生じる。

【0009】そこで、本願出願人は特願平11-025873号にて、集中定数回路のインダクタとキャパシタを組み合わせ、これを2次元状に配置するようにしたスプリアスモード伝搬阻止回路について出願している。

【0010】この発明の目的は、前記特願平11-025873号と同様にスプリアスモードの伝搬による問題を解消することと、特願平11-025873号に示した回路より更にパターンの小型化を図れるようにした、

高周波回路装置および通信装置を提供することにある。
【0011】

【課題を解決するための手段】この発明の高周波回路装置は、平行な少なくとも2つの平面導体と、該2つの平面導体間に電磁波を励振させる回路と、前記2つの平面導体間を伝搬するスプリアスモードと結合して当該スプリアスモードの伝搬を阻止するスプリアスモード伝搬阻止回路を前記2つの平面導体のうちいずれか一方または両方に形成した高周波回路装置であって、前記スプリアスモード伝搬阻止回路を、ストリップ状導体による2開口以上の多開口回路を構成する多角形状の基本パターンを複数個配置したものとし、各基本パターンの任意の2開口回路が帯域阻止フィルタ特性を示すように当該2開口回路のストリップ状導体を定める。

【0012】例えば図1に示すように、4開口の回路で、ポート#1とポート#4との間を取り出した場合に、そのポート間が帯域阻止フィルタBEFとして作用する回路を設ける。他の2開口間についても同様であり、ポート#1とポート#2との間、ポート#2とポート#3との間、ポート#3とポート#4との間がそれぞれ帯域阻止フィルタ特性を示すように回路を構成する。なお、図1においてはポート#2、#3についてはグラウンドに相当する端子は省略している。

【0013】後述するように、多開口回路の全反射条件は、回路の対称性にかかわらず、任意の2開口間における回路が全反射条件を満足すると、回路全体の全反射条件も満足する。したがって図1に示したような多開口回路を構成する多角形状の基本パターンを複数個配置することにより、2つの平面導体間を伝搬するパラレルプレートモードなどのスプリアスモードと結合して、スプリアスモードの伝搬を阻止する。

【0014】また、この発明の高周波回路装置は、例えば図2に示すように、前記2開口回路のストリップ状導体に、 $1/4$ 波長の電気長を有する先端が開放されたストリップ状線路を並列に接続する。これにより、任意の2開口回路を帯域阻止フィルタ特性を示す回路とする。

【0015】また、この発明の高周波回路装置は、例えば図3に示すように、前記2開口回路の2開口間に、互いに半波長の電気長差を有する少なくとも2つのストリップ状導体を並列接続することにより構成する。この場合にも、任意の2開口間にストリップ状導体のみによって帯域阻止フィルタを構成する。

【0016】また、この発明の高周波回路装置は、前記基本パターンの各入出力開口に所定のインピーダンスを有する $1/4$ 波長の線路を直列に接続する。これにより前記帯域阻止特性を示す周波数帯域を広帯域化して、広*

(表1)

モード ポート#1 ポート#2 ポート#3 ポート#4

*帯域にわたるスプリアスモードの伝搬を阻止できるようにする。

【0017】この発明の通信装置は、上記高周波回路装置を通信信号の伝搬部または通信信号の信号処理部に用いて構成する。

【0018】

【発明の実施の形態】〈原理〉スプリアス抑圧機構に用いる回路パターンとして、そのパターンの周期性および入力波が全反射するという条件から、4開口回路を例にして、その回路の全反射条件を固有値論を用いて求める。

【0019】まず、任意の4開口回路を単に図5のように表す。ここで回路に無損失を仮定すると、ユニタリー条件が成立し、 S_{11} 、 S_{12} 、 S_{13} 、 S_{14} 、 S_{21} 、 S_{22} 、 S_{23} 、 S_{24} 、 S_{31} 、 S_{32} 、 S_{33} 、 S_{34} 、 S_{41} 、 S_{42} 、 S_{43} 、 S_{44} の各パラメータは、 $S_{11} \sim S_{41}$ の4つのパラメータに帰着できる。その散乱行列は次の式で表される。

【0020】

【数1】

$$[S] = \begin{bmatrix} S_{11} & S_{21} & S_{31} & S_{41} \\ S_{21} & S_{11} & S_{41} & S_{31} \\ S_{31} & S_{41} & S_{11} & S_{21} \\ S_{41} & S_{31} & S_{21} & S_{11} \end{bmatrix}$$

【0021】この散乱行列に対して回路の対称条件を適用する。回路が図5に示すように $A-A'$ 、 $B-B'$ の2軸対称性を有する場合、4開口回路の解析が2つの対称面が偶励振または奇励振となる1開口回路の解析を行うことで、回路全体の解析が可能となる。すなわち2つの対称面が偶励振（以下「even」という。）または奇励振（以下「odd」という。）となるモードでは、各端子の反射係数は等しいため、このようなモードは固有励振モードとなる。

【0022】このようなモードとして次に示す4種類が考えられる。

(1) $A-A'$ 面 even モード、 $B-B'$ 面 even モード

(2) $A-A'$ 面 even モード、 $B-B'$ 面 odd モード

(3) $A-A'$ 面 odd モード、 $B-B'$ 面 even モード

(4) $A-A'$ 面 odd モード、 $B-B'$ 面 odd モード

図6の(1)～(4)は、図5に示した4開口回路を2つの対称軸で切り取った1開口回路における上記4つの条件(1)～(4)にそれぞれ対応する状態を示している。

【0023】このような4つのモードを実現するための各ポートからの固有励振モードは、

(1)	+1(V)	+1(V)	+1(V)	+1(V)
(2)	+1(V)	+1(V)	-1(V)	-1(V)
(3)	+1(V)	-1(V)	-1(V)	+1(V)
(4)	+1(V)	-1(V)	+1(V)	-1(V)

となる。ここで(V)は電圧の意味であり、+1(V)と-1(V)とは互いに逆極性であることを意味している。この〔表1〕の内容が上記(1)～(4)の各条件に相当する固有ベクトルを表している。

〔0024〕上記固有ベクトルを使えば、それぞれに対応する固有値を定義することができる。(1)～(4)の条件に相当する固有反射係数を S_{11}^{**} 、 S_{11}^{**} 、 S_{11}^{**} 、 S_{11}^{**} とすると、回路全体のSパラメータ、すなわち S_{11} 、 S_{11} 、 S_{11} 、 S_{11} は次式によって表される。

〔0025〕

$$S_{11} = (S_{11}^{**} + S_{11}^{**} + S_{11}^{**} + S_{11}^{**}) / 4$$

$$S_{21} = (S_{11}^{**} + S_{11}^{**} - S_{11}^{**} - S_{11}^{**}) / 4$$

$$S_{31} = (S_{11}^{**} - S_{11}^{**} - S_{11}^{**} + S_{11}^{**}) / 4$$

$$S_{41} = (S_{11}^{**} - S_{11}^{**} + S_{11}^{**} - S_{11}^{**}) / 4$$

この式から、全反射条件すなわち $i \neq j$ のとき $S_{ij} = 0$ 、 $i = j$ のとき $S_{ii} = 1$ となるためには、

$$S_{11}^{**} = S_{11}^{**} = S_{11}^{**} = S_{11}^{**}$$

となることが導かれる。

〔0026〕上記固有反射係数と固有インピーダンス Z_{11}^{**} 、 Z_{11}^{**} 、 Z_{11}^{**} 、 Z_{11}^{**} との関係は、入出力インピーダンスで規格化した規格化固有インピーダンス Z_{11}^{**} 、 Z_{11}^{**} 、 Z_{11}^{**} 、 Z_{11}^{**} を使って、

$$S_{11}^{**} = (Z_{11}^{**} - Z_0) / (Z_{11}^{**} + Z_0)$$

として表される。ここで Z_0 は開口を定義したときの入出力インピーダンスである。したがって、上記関係式を満足する回路としては、 $Z_{11}^{**} = Z_{11}^{**}$ より、〔条件1〕: 対称性によって切り取られた1開口回路が、その開口を中心線として対称であること。

〔0027〕 $Z_{11}^{**} = Z_{11}^{**}$ より、

〔条件2〕: 上記対称面によって切り取られた1/8回路が、対称面のオープン・ショートに関わらず同じインピーダンスを有すること。

〔0028〕という2つの条件が得られる。

〔0029〕図7は上記2つの条件を図示したものである。図7の(B)は(A)におけるパターンの1/4部分を切り出して、(B)に示す部分を見た時、中心線C-C'で対称である。またこの中心線で切り取った1/8部分の回路を見ると、(C)に示す、対称面がオープンの時の開口から見たインピーダンス Z_{open} と、(D)に示すように、対称面がショートである時の開口から見たインピーダンス Z_{short} とが等しいということになる。この $Z_{open} = Z_{short}$ は、2開口間を帯域阻止フィルタとして考えた時の全反射条件に等しい。

〔0030〕以上に述べたように、回路の対称性を仮定した場合の4開口回路の全反射条件は、3開口回路また

はそれ以上の多開口回路についても成立する。次にその根拠について述べる。

〔0031〕まず、上記〔条件2〕が2開口回路における全反射条件と一致することを証明するために、図8の(A)に対称2開口回路を示す。また、図8の(B)、(C)には、(A)における対称面によって切り取られる1開口回路の、各対称面が開放または短絡となる場合の2つの等価回路を示している。

〔0032〕この2つの1開口回路のevenモードとoddモードの反射係数を S_{11}^{**} 、 S_{11}^{**} とすると、図8の(A)に示した等価回路の S_{11} および S_{21} は次の式によって表される。

〔0033〕

$$S_{11} = (S_{11}^{**} + S_{11}^{**}) / 2$$

$$S_{21} = (S_{11}^{**} - S_{11}^{**}) / 2$$

したがって、全反射条件は、 $S_{21} = 0$ として、 $S_{11}^{**} = S_{11}^{**}$ すなわち $Z_{open} = Z_{short}$ となる。このことにより、2開口回路の全反射条件は、対称面によって切り取られる1開口回路が、対称面のオープン・ショートに関わらず、同じインピーダンスを有すること、と言い換えることができる。

〔0034〕このように、多開口回路における任意の2開口回路間に全反射条件を満足させることで、多開口回路全体の全反射条件を満足できる。

〔0035〕以上の説明では、対称回路を基にした。次に、非対称多開口回路(ここでは4開口回路)において、実際に回路シミュレーションして、非対称回路においても、任意の2開口回路間に全反射条件を満足させることで、回路全体の全反射条件が満足できることを示す。

〔0036〕図41は、シミュレーションを行った等価回路である。ここで、線路aは $\theta = 75^\circ$ 、 $z = 200 \Omega$ 、線路bは $\theta = 10^\circ$ 、 $z = 50 \Omega$ である。また、線路c1、c2、c3、c4はそれぞれ $\theta = \pi/2$ であり、順に $z = 10 \Omega$ 、 50Ω 、 100Ω 、 200Ω である。

〔0037〕図42は上記回路の S_{11} 、 S_{11} 、 S_{11} 、 S_{11} の特性例である。このように非対称回路においても、図42において S_{11} 特性に示すように、広帯域に亘って、大きな反射係数が得られる。

〔0038〕この結果から、多開口回路の全反射条件は、回路の対称性に関わらず、任意の2開口間に全反射条件を満足させることに等しい、と言える。

〔0039〕例えば1開口回路が上記〔条件1〕、〔条件2〕を満足する多開口回路として、図9に示すような

基本パターンを構成することができる。(A)に示す例は3開口回路、(B)は5開口回路、(C)は6開口回路の例をそれぞれ示している。

【0040】次に、〔条件1〕と共に〔条件2〕を満足する1開口回路の例を図10に示す。図10の(B)は、(A)におけるA-A'、B-B'の2つの対称面で切り出した1開口回路であり、開口#1に接続された線路に、それぞれ終端が開放された1/4波長の2つのスタブが接続された構造としている。この2つのスタブのインピーダンスは、2つの対称面のオープンまたはショートの状態によって変わる。そこで、2つの対称面の状態に対応した等価回路を図11に示す。(A)はA-A'面オープン、B-B'面オープン、(B)はA-A'面オープン、B-B'面ショート、(C)はA-A'面ショート、B-B'面オープン、(D)はA-A'面ショート、B-B'面ショートの場合である。ここでは、対称面がショートとなる時にスタブが存在しないものと等価としている。これは、スタブ中に存在するモードがTEM波のみと仮定しているためである。対称面がオープンとなるTE₀₁、TE₀₃モードはエバネセント波であり、その影響は極小さいと考えられるためである。また、ストリップ状導体中を伝搬するモードには、例えば図12に示すようなモードがあるが、対称面にショート面を仮定することは、TEM波およびTE₀₂、TE₀₄モードの存在条件を無くすことに相当する。したがってスタブ中に存在するモードがTEM波のみであるものと仮定してもよいわけである。

【0041】以上の結果、図11の(A)～(D)の入力インピーダンスはすべて0となり、全反射条件を満足する。したがって、図10の各開口からの入射波はすべて全反射される。

【0042】次に、図10に示した基本パターンの変形例を図13に示す。この例では、図10に示した各スタブを折り返し形状として、全体に正方形の領域内に基本パターンを構成している。

【0043】図14は図13に示した回路のSパラメータを示している。この例では最適周波数を32GHzに設定している。すなわち32GHzにおいてスタブの電気長が1/4波長となるようにしている。そのため、この周波数を中心として所定帯域にわたって全反射特性を示す。

【0044】また図15は、図13に示したパターンにおいて適用周波数を20GHzとした場合について示している。この場合、20GHzにおいてスタブの電気長が1/4波長となるようにしている。そのため、この周波数を中心として全反射特性を示すことになる。

【0045】図16は比較例としての、特願平11-025873号で示したパターンであり、図17はそのSパラメータの周波数特性を示す図である。設計周波数帯域を図13および図14の場合と同様に32GHzとし

た時、基本パターンの一边は、図16の例では0.8mmであるのに対し、図13の例では0.25mmとなつて非常に小型になる。また、反射特性も優れたものとなり、スプリアスモードの伝搬阻止能力が高いことがわかる。

【0046】次に、他の基本パターンの例を図18に示す。これは図13に示したパターンの入出力開口に1/4波長の線路を直列に接続したものである。図19はそのSパラメータの周波数特性を示す図である。このように入出力開口に所定のインピーダンスおよび所定の電気長を有する線路を付加することによって、広帯域化を図ることができる。

【0047】次に、上記広帯域化の原理について説明する。これまでの説明によって、多開口回路の動作を2開口回路の問題として捉えられることを示じたので、ここでは、2開口回路を用いて説明する。まず、図43の(A)に、基本2開口回路を示す。この回路の反射特性は図44に示すようになる。図43の(A)に示した回路に対して1/4波長の高インピーダンス線路を付加し、同図の(B)に示すような回路を構成した場合、その特性は図46に示すように広帯域化される。この広帯域化の物理的意味をスミスチャートを用いて次に説明する。

【0048】図43の(A)に示した回路において、周波数を1.0GHzから60.0GHzに変化させたとき、a-a'から見たインピーダンスの軌跡は、図45に示すようにスミスチャート上でループを描く。

【0049】上記図43の(A)に示した回路に、1/4波長の高インピーダンス線路を接続して、(B)に示す回路を構成した場合、周波数を1.0GHzから60.0GHzに変化させたとき、a-a'から見たインピーダンスの軌跡は、図47に示すように、図45のA点に位置していた30GHzでの反射係数がB点へ移動する。さらに、高インピーダンス線路によって、b-b'から見た見かけ上の規格化インピーダンスは高くなり、特性全体はスミスチャート上の右方向(図47中の矢印方向)へシフトする。このスミスチャート上での虚数部の変化はopen側で小さく、short側で大きくなるため、インピーダンス軌跡が全体にopen側へシフトすることにより、周波数変化も大きくなり、広帯域化が実現できる。

【0050】次に、図43の(B)に示した回路に更に90度位相器を付加し、入出力インピーダンスを低インピーダンスとした例を図48に示す。この回路の反射特性は図49に示すように広帯域化される。この回路において、周波数を1.0GHzから60.0GHzに変化させたとき、a-a'から見たインピーダンスの軌跡は、図50に示すように、2つの90度位相器によってスミスチャート上を1周し、さらに低インピーダンス線路によって特性全体が左へシフトする。このことによ

り、本来左向きに描かれていた共振ループ（インピーダンス軌跡）が全体に円の外周方向へと押し出されるかたちとなって、広帯域化が実現されると予想される。

【0051】以上に述べた通り、入出力に適当なインピーダンスおよび電気長を有する線路を付加することによって、広帯域化が実現できる。

【0052】図10、図13、図18等は、いずれも4開口回路の例であったが、例えば図20に示すように3開口回路にも同様に適用でき、さらに5開口以上の多開口回路にも同様に適用できる。

【0053】次に、上記全反射条件を満足する他の基本パターンの例を図21に示す。これは図10の（A）に示した状態から図21の（B）の状態を経て、図21の（A）のように、隣接する2開口間をつなぐストリップ状導体に先端を開放した1/4波長のスタブを設けた構造としたものである。2開口間をつなぐストリップ状導体の長さは上記全反射条件に無関係であり、またこのストリップ状導体に対するスタブの接続位置も無関係である。

【0054】次に、前記全反射条件を満足するもう1つの基本となる回路パターンを図22に示す。このパターンは図3に示したように、2開口回路間に、互いに半波長の電気長差を有する2つのストリップ状導体を並列接続したものの具体例である。例えば、ポート#1とポート#4の2開口間についてみると、ストリップ状導体S₁L1とS₁L2とを設けている。両者の電気長差は π （1/2波長分）としている。他の2開口間についても同様である。

【0055】図7を用いた説明では、2軸の対称面A-A'およびB-B'面で切り取られた1/4回路を、さらにその対称面で切り取った1/8回路が、対称面B-B'の偶・奇となる境界条件に対して等しいインピーダンスを有すること（ $Z_{open} = Z_{short}$ ）が全反射条件であったが、それをこの図22に示した例に適用すると、1/8回路は図23に示す等価回路で表される。ここで対称面B-B'が開放となる場合の等価回路は図24の（A）のように表され、対称面B-B'が短絡となる場合の等価回路は図24の（B）のように表される。また、図24の（A）、（B）はそれぞれ（C）、（D）のように書き直すことができる。（C）と（D）とを比較すれば明かなように、入力インピーダンスは、対称面が開放の時と短絡の時とで等しくなるため、全反射回路条件を満足する。

【0056】この図22に示したパターンによれば、先端開放のスタブを使用する必要がないため、他の回路との結合の影響が少なく、回路設計が容易となる。

【0057】以上に示した各実施形態では、2軸対称性を有する4開口回路または対称軸を増して多開口とした例を示したが、この発明の目的は、2つの平面導体間を伝搬するスプリアスモードを抑圧することにあるので、

スプリアスモード用伝搬阻止回路のパターンとしては、必ずしも対称性を備えている必要がない。また、図10～図21に示した各実施形態の回路パターンは、隣接開口間を2開口の帯域阻止フィルタによって接続したものである。この観点から、次にその他の種々の実施形態を示す。

【0058】まず、図25は4開口回路において、各開口間を或る電気長を有するストリップ状導体からなる伝送線路で接続し、その伝送線路に対して対称性をくずして先端開放のスタブを設けた例である。この回路は、隣接2開口間、すなわちポート#1-ポート#2間、ポート#2-ポート#3間、ポート#3-ポート#4間、ポート#4-ポート#1間がそれぞれ独立に全反射条件を満足している。したがって図10または図21に示した場合と同様の特性が得られる。

【0059】図26は、互いに半波長の電気長差を有する2つのストリップ状導体による4つの帯域阻止フィルタを設けた図3の変形例である。この例では、2つの帯域阻止フィルタの周波数を所定量ずらすことによって、略全反射条件を満足する周波数帯域を広くすることができる。

【0060】次に、図10に示したパターンを等価回路表現し、これを単純化することによって得られる等価回路パターンを定め、それと同様な特性を有する基本パターンの例を図27に示す。図27の（A）は図10に示したパターンの等価回路であり、（B）はこれを単純化した等価回路である。（C）は（B）の具体的な回路パターンの例を示している。（C）に示す回路パターンでは、平面上における、開口#2と開口#3との間にスタブを配置しているが、電気的には、2つの開口間をつなぐストリップ導体に、スタブを並列接続した構造となっている。すなわち、4つのポートの交点付近にスタブを接続しているため、#1-#2間、#2-#3間、#3-#4間、#4-#1間、#1-#3間、#2-#4間のいずれの間をとってみても、2つの開口間をつなぐストリップ導体に、スタブを並列接続した構造となっている。上記スタブは、使用周波数における1/4波長の電気長を有する先端が開放されたストリップ状線路であるので、このように、2つ以上の開口間をつなぐストリップ導体に帯域阻止用の単一のスタブを接続した構造も、請求項3に含まれる。

【0061】図28は図27に示した基本パターンを縦横に複数個配列したスプリアスモード伝搬阻止回路のパターンを示している。この回路は、図27の（C）に示した基本パターンの開口#1を、隣接する他の基本パターンの開口#3に接続し、開口#2を、隣接する他の基本パターンの開口#4に接続する。

【0062】また図29は、図27の（A）に示した等価回路から出発した他の簡略化パターンの例を示している。この例では図29（A）に示す等価回路のように、

2開口をつなぐストリップ状導体に、先端が開放された1/4波長のスタブを2つ設けている。(B)はその具体的な回路パターンを示している。このパターンを縦横に配列する場合、開口#1は隣接するパターンの開口#3に接続し、開口#2は隣接するパターンの開口#4に接続する。

【0063】図30は3開口回路の具体例を示している。(A)はその基本パターンであるが、これは図20に示した各スタブをメアンダ状としたものである。

(B)は(A)の基本パターンを2次元平面状に配列するとともに、3つの開口を共通に接続したものである。

【0064】このように基本パターンの外形を三角形とすることにより、或る2つの線路または電極パターンで挟まれる空間にスプリアスモード伝搬阻止回路を構成する際に、上記2つの線路または電極のなす角度が60°またはそれに近い角度である時に、高い充填率で基本パターンを配置することが可能となる。

【0065】次に、図10に示した基本形を変形した基本パターンの他の例を図31に示す。この基本パターンは、隣接開口間を任意の1点で接続し、その点と各開口間に先端開放の1/4波長のスタブからなる帯域阻止フィルタを挿入した構造としている。このようなパターンであっても、隣接開口間の回路が帯域阻止フィルタ特性を示すことになり、この基本パターンを複数個配置することによりスプリアスモード伝搬阻止回路を構成することができる。

【0066】また、同じく図10に示した基本パターンを変形して得られる他の基本パターンの等価回路を図32に示す。この回路も、隣接開口間を任意の1点で接続するとともに、その点と各開口との間に互いに半波長の電気長差を有する2つのストリップ状導体を並列接続してなる帯域阻止フィルタを挿入したものである。すなわち図32において電気長 θ と電気長 $(\theta + \pi/2)$ のストリップ状導体との並列接続回路によって帯域阻止フィルタを構成している。このことにより、図31と同様に、隣接開口間には2つの帯域阻止フィルタが挿入されることになる。

【0067】次に、2開口回路を構成する基本パターンを複数個配列させた幾つかの例について説明する。

【0068】図51は基本パターンである。(A)、(B)、(C)のそれぞれは、基本的な構造は同じであるが、互いに寸法を異ならせている。ここで、#1、#2がそれぞれ開口であり、#1には、先端を開放させた、メアンダライン状のストリップ状導体(スタブ)を接続している。#1-#2間をつなぐストリップ状導体の電気長は、使用周波数における1/4波長となるようにしている。この#1-#2間をつなぐストリップ状導体は、図に示すようにメアンダライン状に形成していて、限られたスペースに配置している。

【0069】図51に示した基本パターンを複数個配置

してスプリアスモード伝搬阻止回路を構成する場合には、基本パターンの開口#1を、隣接する他の基本パターンの開口#2に順次接続するように配列する。その配列数は、必要に応じた長さを確保できるように決定すればよい。この配列構造により、電気長1/4波長の間隔で、線路に先端開放のスタブをぶら下げた構造となり、所定の周波数帯を阻止する帯域阻止フィルタとして作用する。したがって、その阻止周波数帯をスプリアスモードの周波数に合わせればよい。

【0070】また、基本パターンの配列方向に垂直な方向へスプリアスモード伝搬阻止回路の領域を並げる場合には、上記基本パターンを順次例えば横方向に接続し、この横方向に接続した組を縦方向に複数組並べればよい。その際、各組同士は縦方向にパターンで電気的に接続されている必要はない。

【0071】図52は図51とは異なる基本パターンである。(A)、(B)のそれぞれの基本的な構造は同じであるが、互いに寸法を異ならせている。この例では、先端開放のストリップ導体を矩形スパイラル状に形成し、それを開口#1に接続している。

【0072】図53は、3つの基本パターンを組み合わせる1組の基本パターンを構成したものである。すなわち、(B)に示す例では、図52に示した構造の基本パターンを3つ組み合わせているが、それぞれ寸法の異なった3つの基本パターンを組み合わせている。また、(A)に示す例では、3つの先端開放のストリップ状導体のうち、1つを矩形スパイラル状とはせずに、単なる矩形パターンとしている。

【0073】このように、上記3つの基本パターンの寸法を互いに異ならせれば、各基本パターンが受け持つ阻止周波数帯域が異なり、全体で広帯域に亘ってスプリアスモードの伝搬を阻止できるようになる。

【0074】次に、4開口回路を構成する基本パターンの例について説明する。図54は、4開口回路を構成する基本パターンの例である。ここで、#1、#2、#3、#4がそれぞれ開口であり、これら4つのポート間をつなぐストリップ状導体の中点に、それぞれ先端開放の矩形スパイラル状の4つのストリップ状導体(スタブ)を接続している。これらのストリップ状導体の電気長は、使用周波数における1/4波長となるようにしている。

【0075】図55は、4開口回路を構成する他の基本パターンの例である。ここで、#1、#2、#3、#4がそれぞれ開口であり、これら4つのポート間をつなぐストリップ状導体の中点にそれぞれ先端開放のメアンダライン状の4つのストリップ状導体(スタブ)を接続している。これらのストリップ状導体の電気長は、使用周波数における1/4波長となるようにしている。この例では、開口#1、#2、#3、#4からスタブの接続点までの長さを略1/4波長としている。このように入出

力開口に所定のインピーダンスおよび所定の電気長を有する線路を付加することによって、広帯域化を図る。

【0076】次に、図51～図55に示した各パターンによるスプリアスモード伝搬阻止回路の特性測定の方法と、その結果について示す。図56の(A)は被測定回路であるコプレーナウエーブガイドCPWまたはコンダクターバックドコプレーナウエーブガイドCBCPW（グラウンデッドコプレーナウエーブガイド）の斜視図、(A)はその上面図である。この図に示すように、誘電体板20の上面に電極22およびストリップ導体19を形成して、ストリップ導体19の両側の電極22にスプリアスモード伝搬阻止回路3を形成している。CPWの場合には誘電体板20の下面には電極が無く、CBCPWの場合には誘電体板20の下面にグランド電極が存在する。

【0077】各部の寸法は(A)に示したとおりである。ここで数値の単位は[mm]である。なお、この図56においては、スプリアスモード伝搬阻止回路3を簡略化して表している。

【0078】図57は、図51に示した基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性である。ここで、「CPW」は「CBCPW」は、それぞれスプリアスモード伝搬阻止回路を設けない状態での、CPWとCBCPWの特性である。また「スプリアスモード伝搬阻止」は、CBCPWにスプリアスモード伝搬阻止回路を設けた状態での特性である。また、スプリアスモード伝搬阻止回路を設けた場合の特性で、上から下向きに矢印で示す部分は、漏洩を特に大きく抑圧している周波数域を示している。これらのことは、以降の説明で用いる図58～図61においても同様である。

【0079】図57に表れているように、CPWに対しCBCPWはスプリアスモードによる漏洩により減衰が生じているが、スプリアスモード伝搬阻止回路を設けることにより、特定の周波数帯域でスプリアスモードの漏洩が抑えられ、その周波数帯域における減衰が抑えられる。(A)では30GHz帯で、(B)では25GHz帯で、(C)では20GHz帯でそれぞれ減衰が抑えられている。

【0080】図58は、図52に示した基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性である。この図にも表れているように、CPWに対しCBCPWはスプリアスモードによる漏洩により減衰が生じているが、スプリアスモード伝搬阻止回路を設けることにより、特定の周波数帯域でスプリアスモードの漏洩が抑えられ、その周波数帯域における減衰が抑えられる。(A)では27GHz帯で、(B)では36GHz帯で、それぞれ減衰が抑えられている。

【0081】図59は、図53に示した基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性である。図58に対比して明らかなように、このス

リアスモード伝搬阻止回路を設けたことにより、スプリアスモードの漏洩が抑えられる特定の周波数帯域が広帯域化されている。

【0082】図60は、図54に示した基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性、図61は、図55に示した基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性である。前者では35GHz帯で、後者では27GHz帯で、それぞれ減衰が抑えられている。

【0083】次に、伝送線路を備えた高周波回路装置のいくつかの例を図3.3～図3.6を参照して説明する。図3.3はスロット線路を備えた高周波回路装置の斜視図である。この例では、誘電体板20の下面に電極21、上面に電極22を形成し、所定位置にスロットを形成することによってグラウンデッドスロット線路4を構成している。そして、電極22をパターンニングすることによって、スロット線路の両側に図2.8等に示したようなスプリアスモード伝搬阻止回路3を構成している。図3.3においては、スプリアスモード伝搬阻止回路3を簡略化して表している。

【0084】このようにスロット線路の両側に、スロット線路に沿ってスプリアスモード伝搬阻止回路3を設けることによって、スロットモードに結合して発生したパラレルプレートモードがスプリアスモード伝搬阻止回路3のマイクロストリップ線路のモードに変換されて全反射される。このことにより、スプリアスモード伝搬阻止回路3より外側にパラレルプレートモードがほとんど伝搬せず、隣接する他の線路との不要な結合が生じない。

【0085】図3.3に示した例では、スロットを形成した電極にスプリアスモード伝搬阻止回路を形成したが、このスプリアスモード伝搬阻止回路3をグランド電極21側に形成してもよい。またグランド電極21とスロットを形成する側の電極22の両方に設けてもよい。

【0086】図3.4に示す例では、誘電体板20の下面にグランド電極21、上面に電極22およびストリップ導体19を形成して、その一部をグラウンデッドコプレーナ線路1としている。このグラウンデッドコプレーナ線路1に沿って、その両側の電極22にスプリアスモード伝搬阻止回路3を形成している。図3.4においては、スプリアスモード伝搬阻止回路3を簡略化して表している。

【0087】このように、グラウンデッドコプレーナ線路に適用した場合にもパラレルプレートモードの伝搬が阻止される。

【0088】なお、上記スプリアスモード伝搬阻止回路3はグランド電極21側に形成してもよく、またグランド電極21と上面の電極22の両方に形成してもよい。

【0089】図3.5に示す例は、平面誘電体線路(PDTL)に適用した例であり、(A)はその斜視図、(B)は誘電体板部分の下面図である。誘電体板20の

上下面には誘電体板20を挟んで対向するスロットを有する電極23、24を形成している。誘電体板20の上下には、所定間隔をおいて導体板27、28を平行に配置している。誘電体板20には、その上面の電極24をパターンニングすることによって、図28などに示したものと同様のスプリアスモード伝搬阻止回路3をスロット26の両脇に設けている。但し、図においてはスプリアスモード伝搬阻止回路3を簡略化して表している。

【0090】この構成により、誘電体板20の上下の電極23-24間を伝搬するパラレルプレートモード、電極24と導体板28との間の空間を伝搬するパラレルプレートモード、電極23と導体板27との間の空間を伝搬するパラレルプレートモードのいずれのモードについても、スプリアスモード伝搬阻止回路でマイクロストリップの準TEMモードにモード変換されて、それが全反射される。このことによって、スプリアスモードの伝搬が阻止される。

【0091】図36は誘電体線路に適用した例であり、同図の(A)は主要部の部分破断斜視図、(B)は断面図である。図において35、36はそれぞれ誘電体ストリップ、33は上面に電極34を設けた誘電体板であり、これらを導体板31、32の間に設けることによって、誘電体ストリップ35、36部分に電磁界エネルギーを閉じ込めて電磁波の伝搬を行う非放射性誘電体線路(NRDガイド)を構成している。

【0092】一般に、誘電体線路においては、誘電体ストリップのつなぎ目部分やベンドなどの不連続部分において電磁界が乱れて、上下の導体板間にパラレルプレートモードなどのスプリアスモードが伝搬する。

【0093】誘電体板33には、その上面の電極34をパターンニングすることによって、誘電体ストリップ35、36の両脇にスプリアスモード伝搬阻止回路3を設けている。これにより、同図の(B)に示すように、電極34と上部の導体板32との間(A1)、および電極34と下部の導体板31との間(A2)をそれぞれ伝搬するパラレルプレートモードの電磁波がスプリアスモード伝搬阻止回路3のマイクロストリップ線路により準TEMモードに変換されて全反射される。したがってこの誘電体線路と、隣接する他の誘電体ストリップによる誘電体線路とが漏洩波によって干渉することがない。

【0094】次に共振器を備えた高周波回路装置の例を図37を参照して説明する。図37の例では、誘電体板29の上下面の電極に、誘電体板29を挟んで互に対向する円形の電極非形成部30を設けている。この構造により、電極非形成部30を磁気壁とする誘電体共振器を構成している。この例ではTE010モードの共振器として作用する。誘電体板29の上面の電極にはスプリアスモード伝搬阻止回路3をパターンニングしている。但し、そのパターンは図においては簡略化して表している。このスプリアスモード伝搬阻止回路3は図28また

は図30に示したものと同一である。このように円形の電極非形成部30の周囲に沿ってスプリアスモード伝搬阻止回路3を形成する場合に、図28または図30に示したパターンを直角座標とした場合に、それを極座標形式に座標変換したものに相当するパターンとしてもよい。

【0095】図37において、誘電体共振器部に閉じ込められる電磁界エネルギーの一部はパラレルプレートモードとして誘電体板29の上下の電極間を、誘電体共振器を中心として放射方向に広がるが、そのパラレルプレートモードはスプリアスモード伝搬阻止回路3によってマイクロストリップ線路のモードに変換され、全反射する。そのため、このスプリアスモード伝搬阻止回路3より外側へはパラレルプレートモードがほとんど漏洩することがない。また、逆にスプリアスモード伝搬阻止回路3の外側から内部(共振器方向)へもスプリアスモードがほとんど漏洩することがない。したがって、このスプリアスモード伝搬阻止回路3の外側に伝送線路や他の共振器が存在していても、それらとの間で漏洩波の結合による干渉が生じない。

【0096】次に、電圧制御発振器の構成例を図38を参照して説明する。図38は電圧制御発振器の構成を示す分解斜視図である。41、44は上下の導体板であり、その間に誘電体板20を配置している。(図示の都合上、上部の導体板41は誘電体板20から離して表している。)誘電体板20には、その上下面に各種導電体パターンを形成している。この誘電体板20の上面には、スロット線路入力型のFET(ミリ波GaAs FET)50を実装している。62、63はそれぞれ2つの電極を一定間隔で配してなる誘電体板20上面のスロットであり、誘電体板20の下面のスロットとともに平面誘電体線路を構成する。また45はコプレーナ線路であり、FET50に対してゲートバイアス電圧およびドレインバイアス電圧を供給する。

【0097】61は薄膜抵抗であり、誘電体板20の上面に形成したスロット62の終端部分を先細り形状にするとともに、その上部にこの薄膜抵抗61を設けている。65は誘電体板20の上面に設けた他のスロットであり、誘電体板20を挟んでその裏面側にもスロットを設けて平面誘電体線路を構成している。60はスロット65を跨ぐように実装した可変容量素子であり、印加電圧に応じてそのキャパシタンスが変化する。また図中64は誘電体板20の上面に設けた誘電体共振器用導体非形成部であり、誘電体板20を挟んでその裏面側に対向する誘電体共振器用導体非形成部とによって、この部分にTE010モードの誘電体共振器を構成している。

【0098】図38においてクロスハッチングで示す部分にスプリアスモード伝搬阻止回路3を形成している。誘電体板20の下面側にも、上面のスプリアスモード伝搬阻止回路に対向する領域にスプリアスモード伝搬阻止

回路を形成している。このように、スプリアスモード伝搬阻止回路3を形成することにより、たとえばスロット63による平面誘電体線路とスロット65による平面誘電体線路や64部分の誘電体共振器との間での漏洩波による干渉を防止する。

【0099】次に、図30の(B)に示した導体パターンを、2次元配列したスプリアスモード伝搬阻止回路を用いた高周波モジュールの例を図39に示す。(A)は、全体の斜視図である。この高周波モジュールは、基板70上にチップ状の複数の集積回路部品を実装して、例えば2〜30GHzの周波数帯に適用される高周波モジュールを構成している。(B)は、その1つの集積回路部品の拡大平面図である。この集積回路部品は、基板上にスパイラルインダクタとスロット線路等を形成して、等価的には線路にインダクタを並列接続して成る整合回路を構成している。このスロット線路およびスパイラルスロットインダクタの形成領域以外の領域に上記スプリアスモード伝搬阻止回路を形成している。

【0100】このように、スロット線路に分岐部やベンド部があると、それらの箇所ですプリアスモードが発生する。もし、上記スプリアスモード伝搬阻止回路を設けずに、単なる平面導体とすれば、上記スプリアスモードの波は平行平面導体間を伝搬し、スパイラルインダクタと結合したり、寄生容量を増加させる原因となる。その結果、例えば通信モジュールにおいて混信などの現象を引き起こしたり、各部品の特性が設計値から大きくずれて、全体の設計が困難になるといった問題を生む。

【0101】これに対し、図39に示したように、スロット線路およびスパイラルスロットインダクタの形成領域以外の領域に上記スプリアスモード伝搬阻止回路を形成すれば、スロット線路の分岐部やベンド部で発生するスプリアスモードがスプリアスモード伝搬阻止回路で吸収されるため、スプリアスモードの波がスパイラルインダクタと結合したり、寄生容量が増加することがなく、上記の問題が解消される。

【0102】図40は、上記電圧制御発振器を用いた通信機の構成例を示すブロック図である。図40においてDPXはアンテナ共用器であり、パワーアンプPAから送信信号が入力される。またDPXから受信信号がローノイズアンプLNAおよびRXフィルタ(受信フィルタ)をとってミキサへ与えられる。一方、PLLによる局部発振器はオシレータOSCと、その発振信号を分周する分周器DVから成り、ローカル信号が上記ミキサへ与えられる。ここで、OSCとして上記電圧制御発振器を用いる。

【0103】

【発明の効果】請求項1〜5に記載の発明によれば、ストリップ状導体による回路であるため、スプリアスモードが伝搬しようとする平行平面導体をパターンニングするだけでよく、従来のようにスルーホールを形成する場

合のような問題が生じない。また、集中定数回路としてのインダクタやキャパシタを特に設ける必要がなく、ストリップ状導体のみによって構成できるので、基本パターンを小型化でき、限られた領域に高密度に充填配置することができ、スプリアスモードの伝搬阻止特性を向上させることができる。

【0104】特に、請求項5に記載の発明によれば、帯域阻止特性を示す周波数帯域を広帯域化して、広帯域にわたるスプリアスモードの伝搬を阻止できるようになる。

【0105】請求項6に記載の発明によれば、通信信号を伝搬する伝搬部や、通信信号の所定周波数帯域を通過または阻止するフィルタ等の信号処理部において、線路や共振器の配置間隔を狭めても、線路間または線路と共振器間における干渉が確実に防止されるので、通信装置全体を小型化できる。

【図面の簡単な説明】

【図1】スプリアスモード伝搬阻止回路の基本パターンの等価回路図

【図2】スプリアスモード伝搬阻止回路の他の基本パターンの等価回路図

【図3】スプリアスモード伝搬阻止回路の基本パターンの等価回路図

【図4】スプリアスモード伝搬阻止回路の他の基本パターンの等価回路図

【図5】2軸対称の4開口回路の基本形を示す図

【図6】同4開口回路の1/4回路部分と、その4種類の固有励振モードについて示す図

【図7】同4開口回路の基本形とその1/4回路部分および1/8回路部分の構成を示す図

【図8】2開口回路における全反射条件を説明するための図

【図9】多開口回路のいくつかの基本形を示す図

【図10】スプリアスモード伝搬阻止回路の基本パターンおよびその1/4回路部分の形状を示す図

【図11】同基本パターンにおける4つの固有励振モードの等価回路図

【図12】スタブに生じる各種モードの電界分布の例を示す図

【図13】スプリアスモード伝搬阻止回路の基本パターンの例を示す図

【図14】同基本パターンの隣接2開口間のSパラメータの周波数特性を示す図

【図15】同基本パターンの適用周波数を変えた場合のSパラメータの周波数特性を示す図

【図16】比較例としての従来の基本パターンの例を示す図

【図17】同基本パターンの隣接2開口間のSパラメータの周波数特性を示す図

【図18】スプリアスモード伝搬阻止回路の他の基本パ

ターンの例を示す図

【図19】同基本パターンの隣接2開口間におけるSパラメータの周波数特性を示す図

【図20】3開口回路の基本パターンの例を示す図

【図21】4開口回路の基本パターンの変形例を示す図

【図22】隣接2開口間に、互いに電気長の異なる2つのストリップ状導体を並列接続して成る回路の基本パターンの例を示す図

【図23】同基本パターンの1/8回路部分の等価回路図

【図24】同等価回路における対称面が開放となる場合と短絡となる場合の等価回路図

【図25】4開口回路の他の基本パターン例を示す図

【図26】他の基本パターンの等価回路図

【図27】4開口回路の他の基本パターンの等価回路図およびストリップ状導体のパターンを示す図

【図28】同基本パターンを縦横に配列した例を示す図

【図29】他の基本パターンとその等価回路図を示す図

【図30】3開口回路の基本パターンとその配列パターンを示す図

【図31】4開口回路の他の基本パターン示す図

【図32】他の4開口回路の基本パターンの等価回路図

【図33】グラウンデッドスロット線路に適用した例を示す図

【図34】グラウンデッドコプレーナ線路に適用した例を示す図

【図35】平面誘電体線路に適用した例を示す図

【図36】誘電体線路に適用した例を示す図

【図37】共振器を備えた高周波回路装置に適用した例を示す図

【図38】電圧可変発振器の構成例を示す図

【図39】スプリアスモード伝搬阻止回路を設けた高周波モジュールの例を示す図

【図40】通信装置の構成例を示す図

【図41】非対称4開口回路のパターン例を示す図

【図42】多開口回路の任意の2開口間のSパラメータの周波数特性を示す図

【図43】基本2開口回路および1/4波長線路を付加した2開口回路の等価回路図

【図44】基本2開口回路のSパラメータの周波数特性を示す図

【図45】基本2開口回路のインピーダンス軌跡を示す図

【図46】1/4波長線路を付加した2開口回路のSパラメータの周波数特性を示す図

【図47】1/4波長線路を付加した2開口回路のインピーダンス軌跡を示す図

【図48】2つの1/4波長線路を付加した2開口回路

の等価回路図

【図49】同回路のSパラメータの周波数特性を示す図

【図50】同回路のインピーダンス軌跡を示す図

【図51】2開口回路を構成する基本パターンの例を示す図

【図52】2開口回路を構成する他の基本パターンの例を示す図

【図53】2開口回路を構成する他の基本パターンの例を示す図

10 【図54】4開口回路を構成する基本パターンの例を示す図

【図55】4開口回路を構成する他の基本パターンの例を示す図

【図56】被測定回路の構成を示す斜視図および上面図

【図57】図51に示す基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性図

【図58】図52に示す基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性図

20 【図59】図53に示す基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性図

【図60】図54に示す基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性図

【図61】図55に示す基本パターンによるスプリアスモード伝搬阻止回路を構成した場合の特性図

【図62】パラレルプレートモードの様子を示す一部破断斜視図

【符号の説明】

1-グラウンデッドコプレーナ線路

3-スプリアスモード伝搬阻止回路

30 4-グラウンデッドスロット線路

19-ストリップ導体

20-誘電体板

21-24-電極

25、26-スロット

27、28-導体板

29-誘電体板

30-電極非形成部

31、32-導体板

33-誘電体板

40 34-電極

35、36-誘電体ストリップ

50-FET

60-可変容量素子

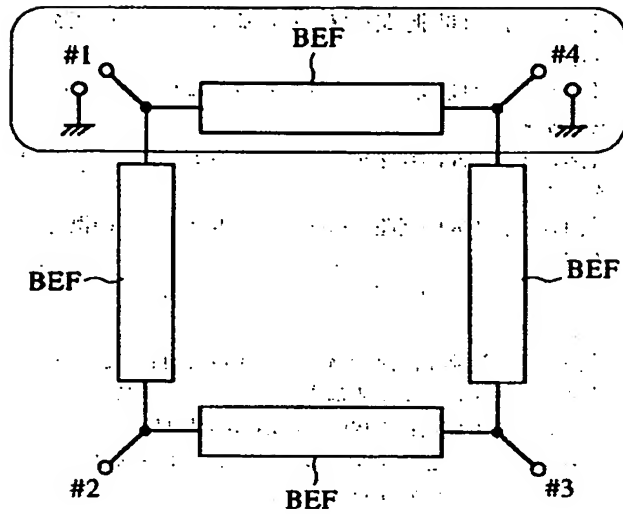
61-薄膜抵抗

62、63-スロット

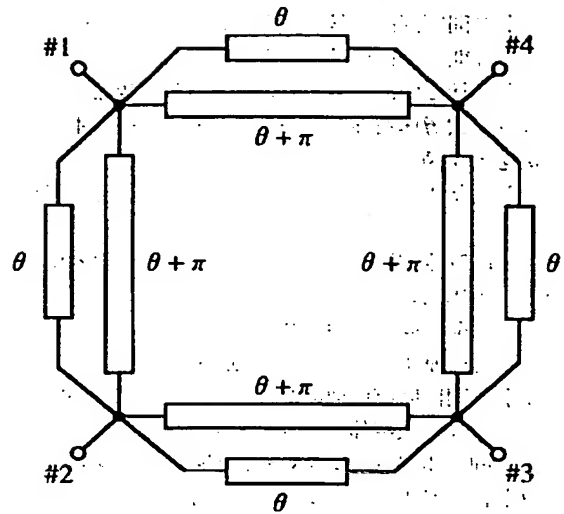
64-誘電体共振器用導体非形成部

70-基板

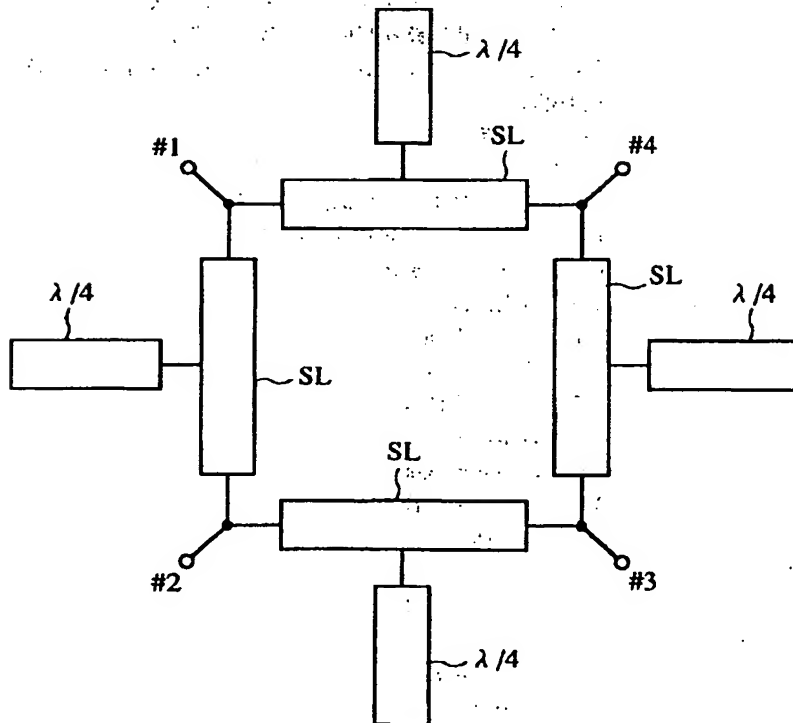
【図1】



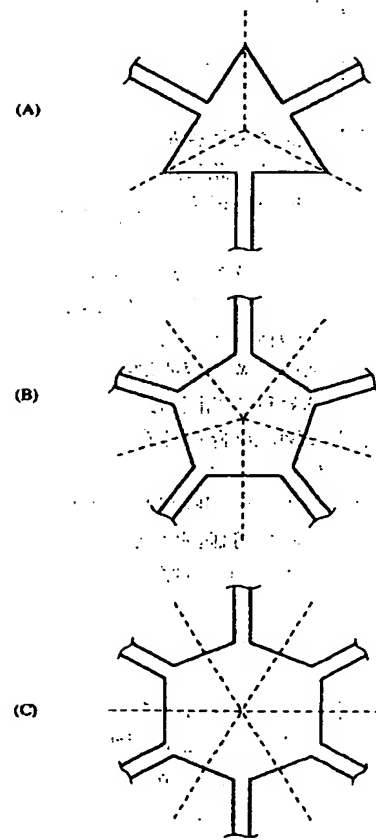
【図3】



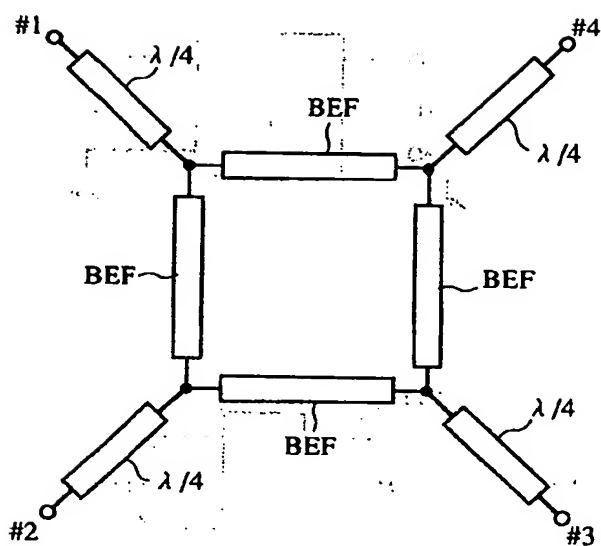
【図2】



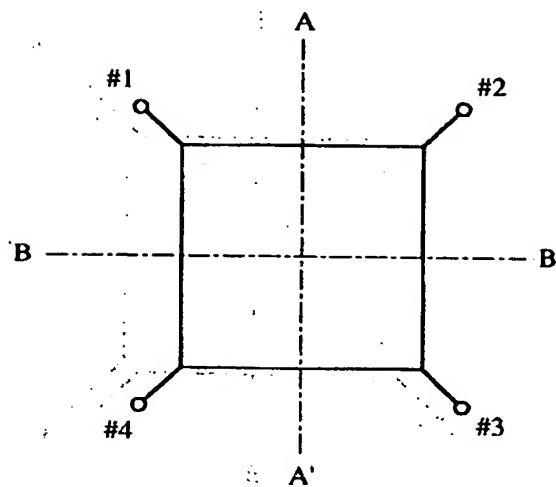
【図9】



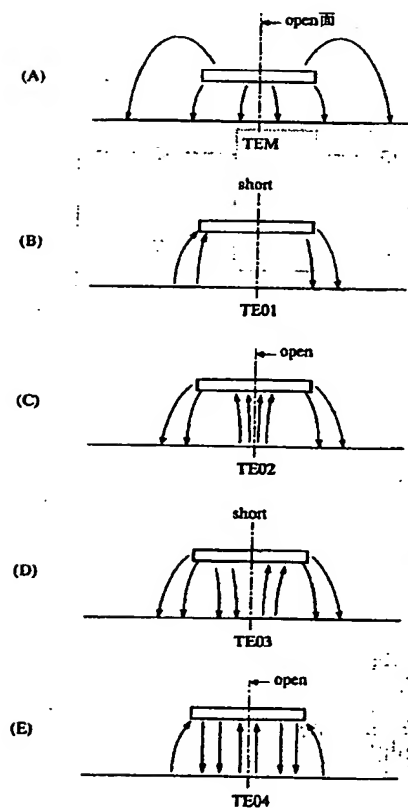
【図4】



【図5】

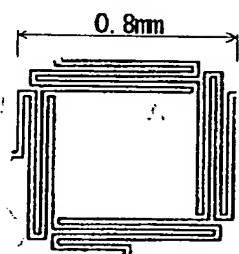
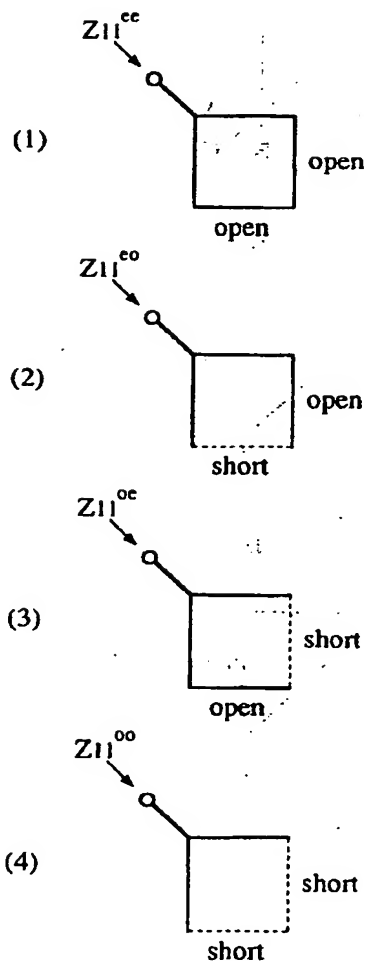


【図12】

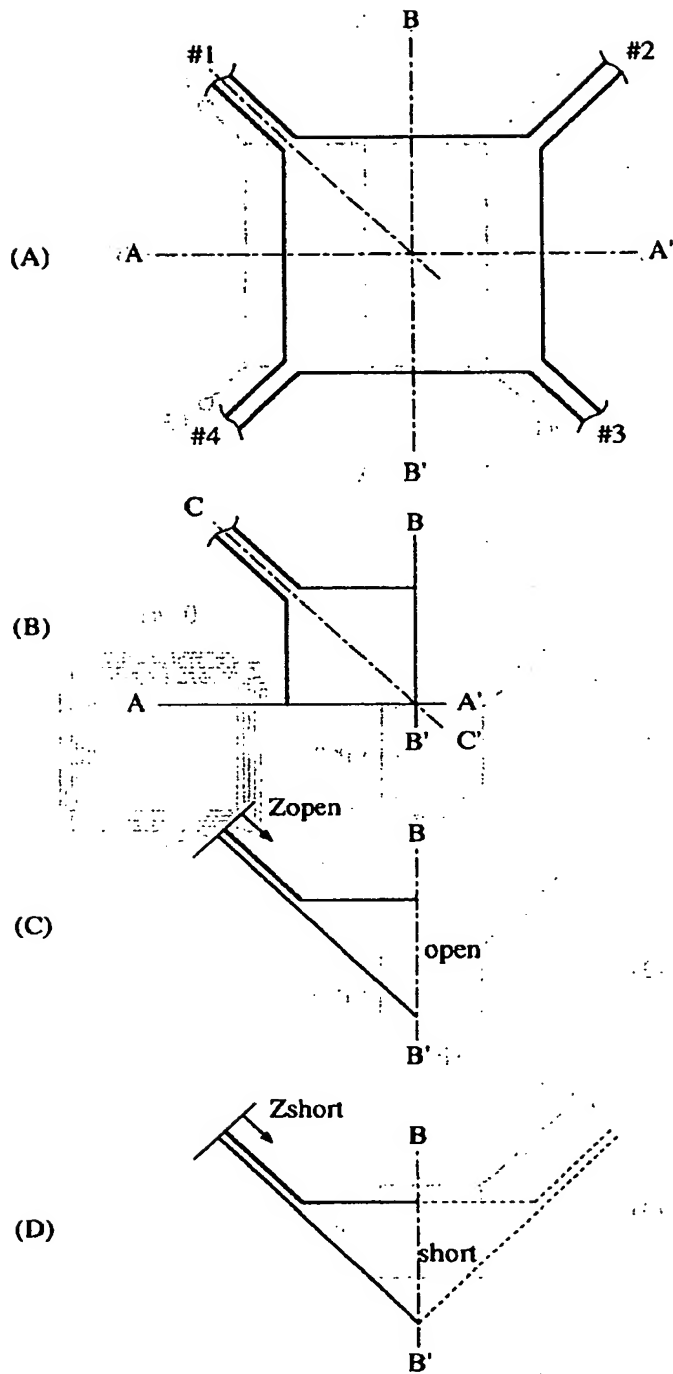


【図6】

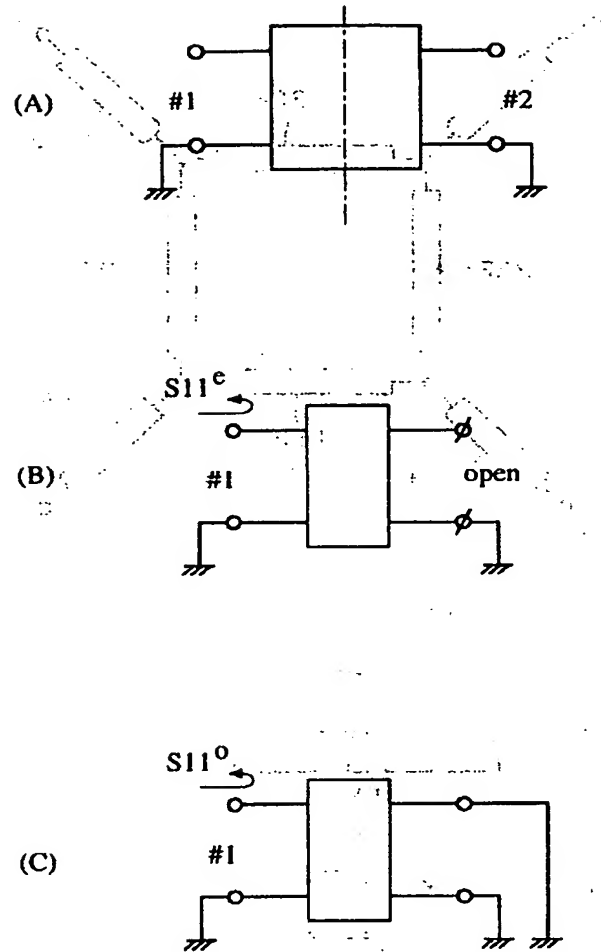
【図16】



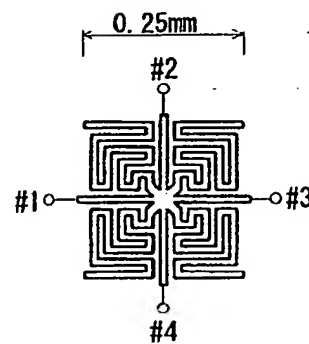
【図7】



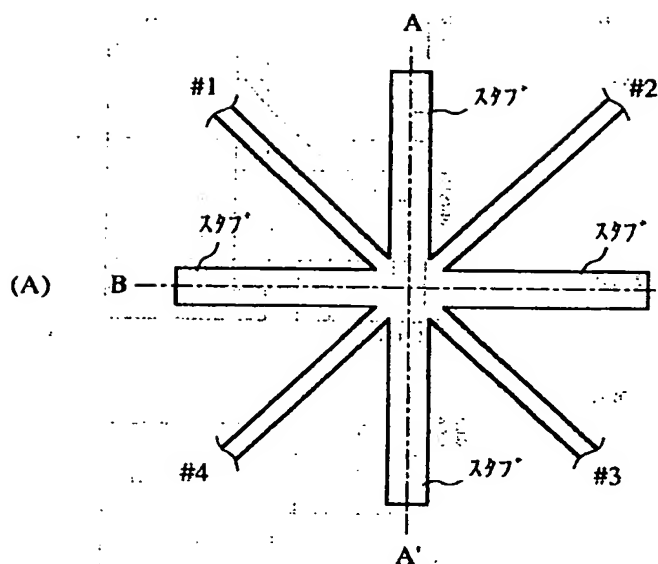
【図8】



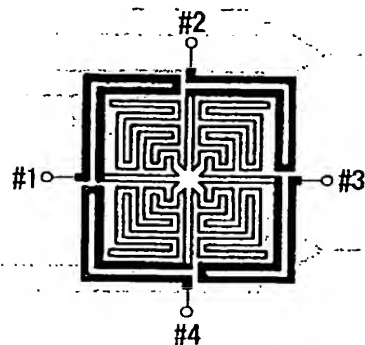
【図13】



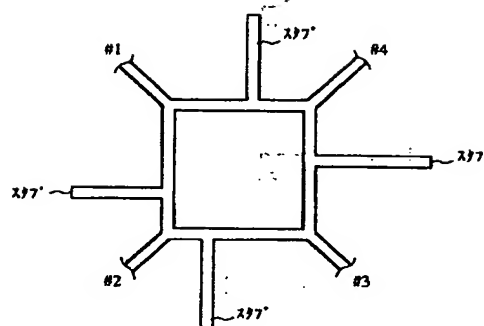
【図10】



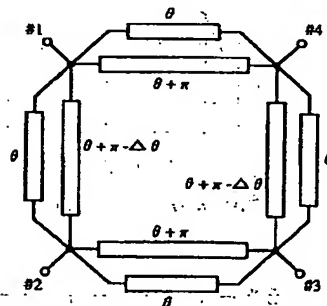
【図18】



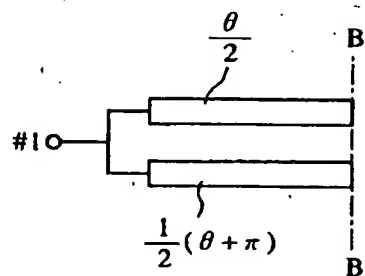
【図25】



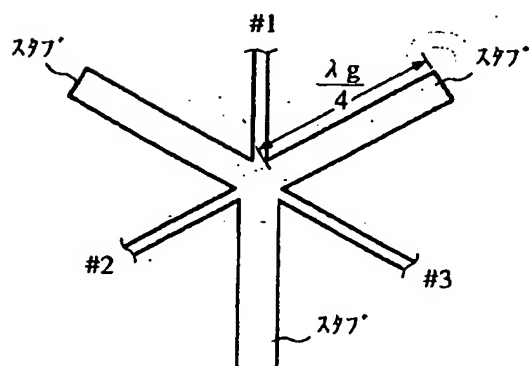
【図26】



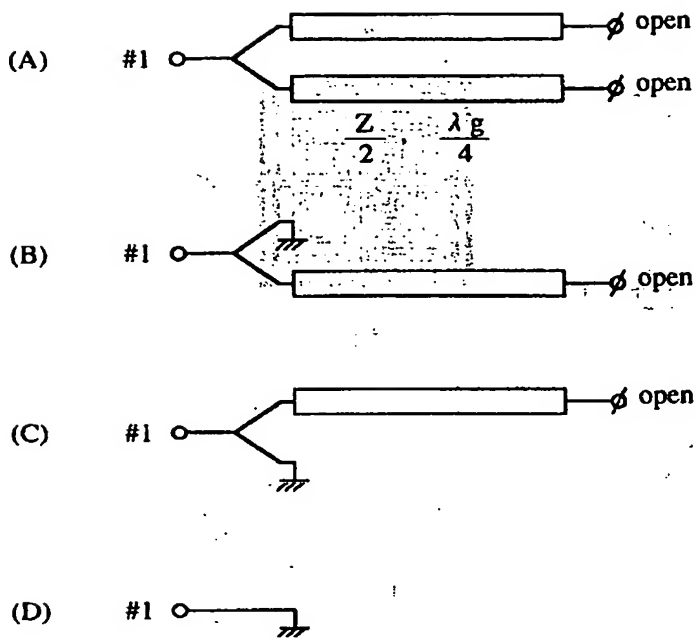
【図23】



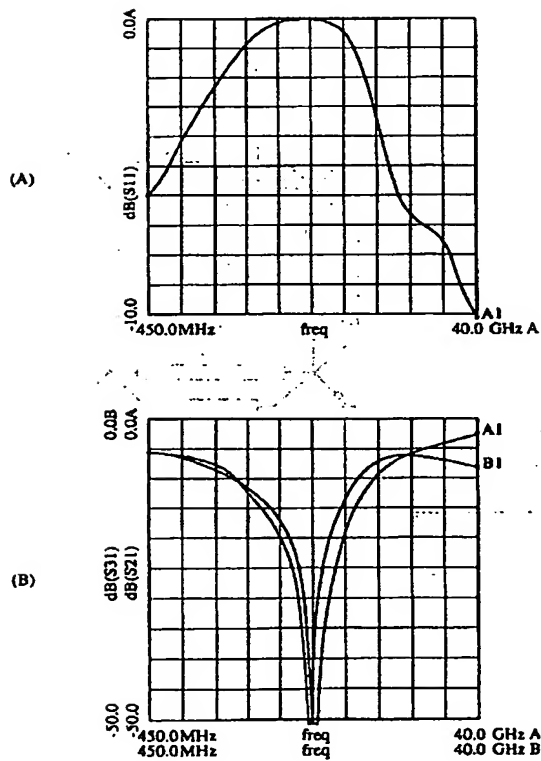
【図20】



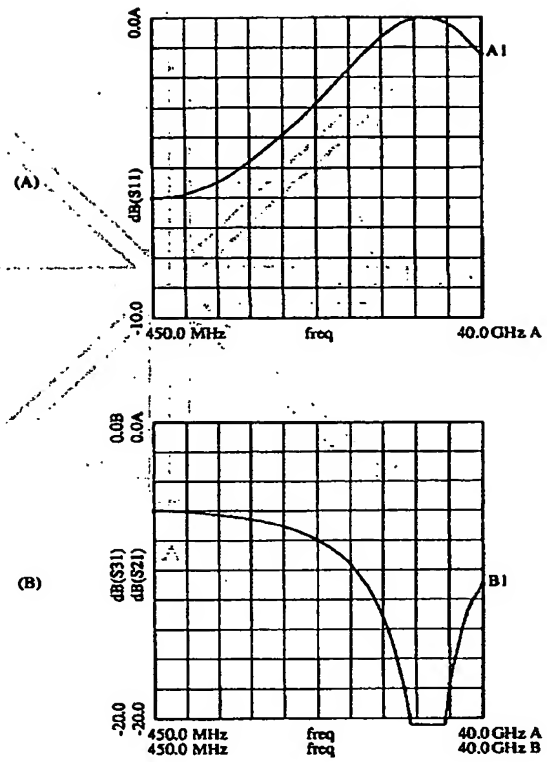
【図11】



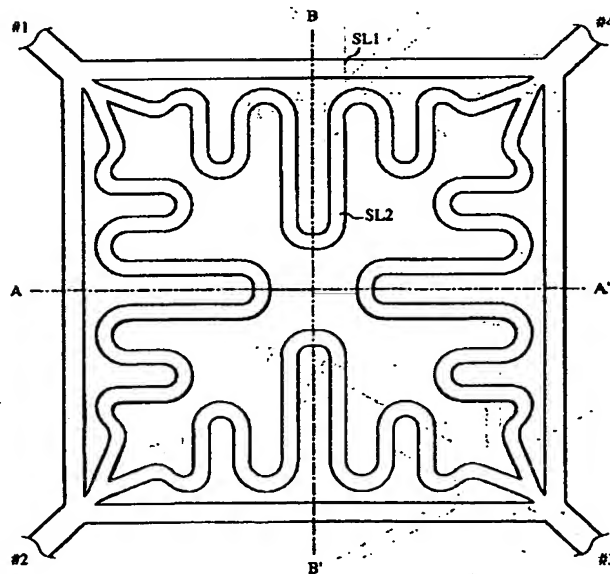
【図15】



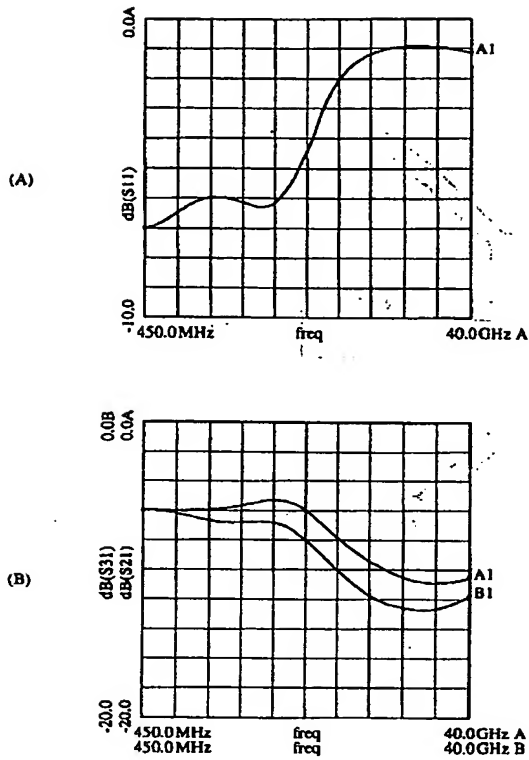
【図14】



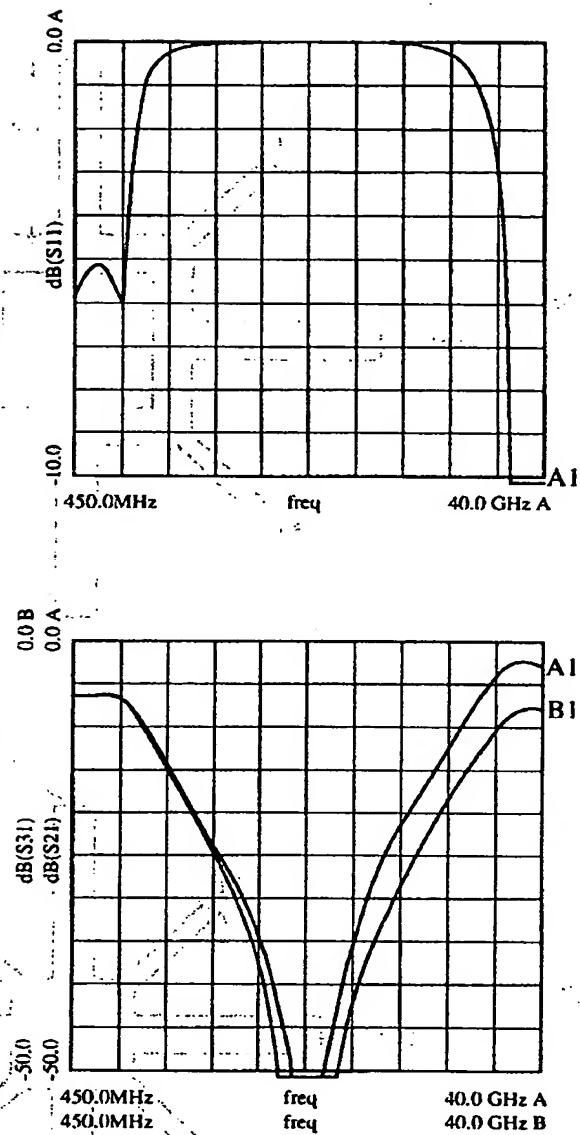
【図22】



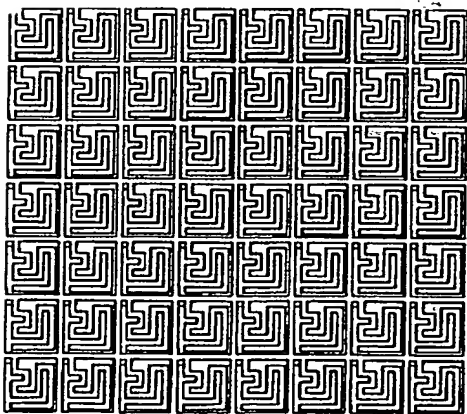
【図17】



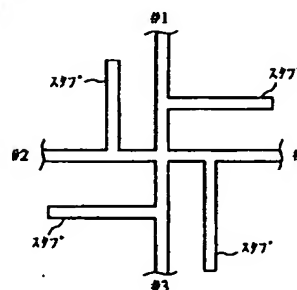
【図19】



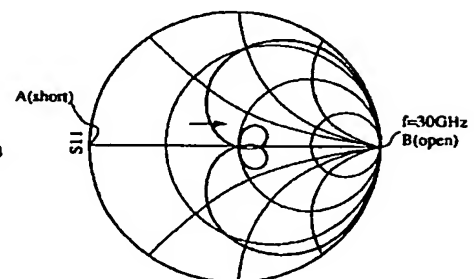
【図28】



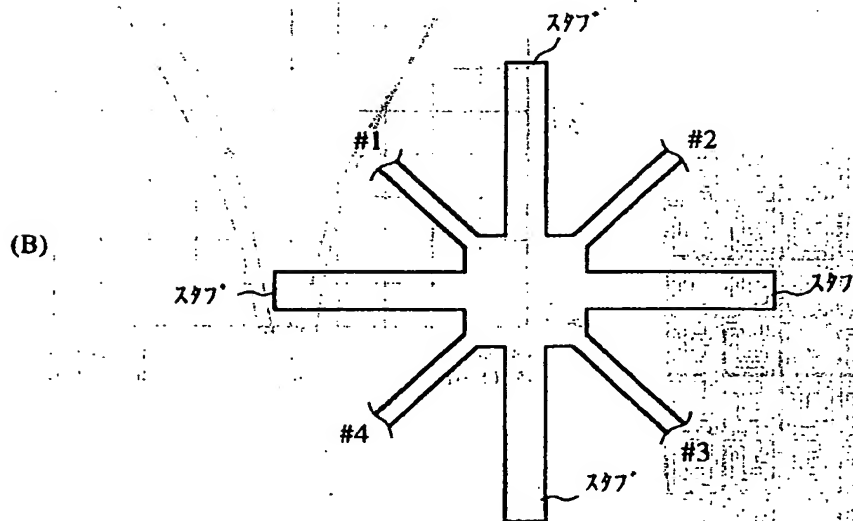
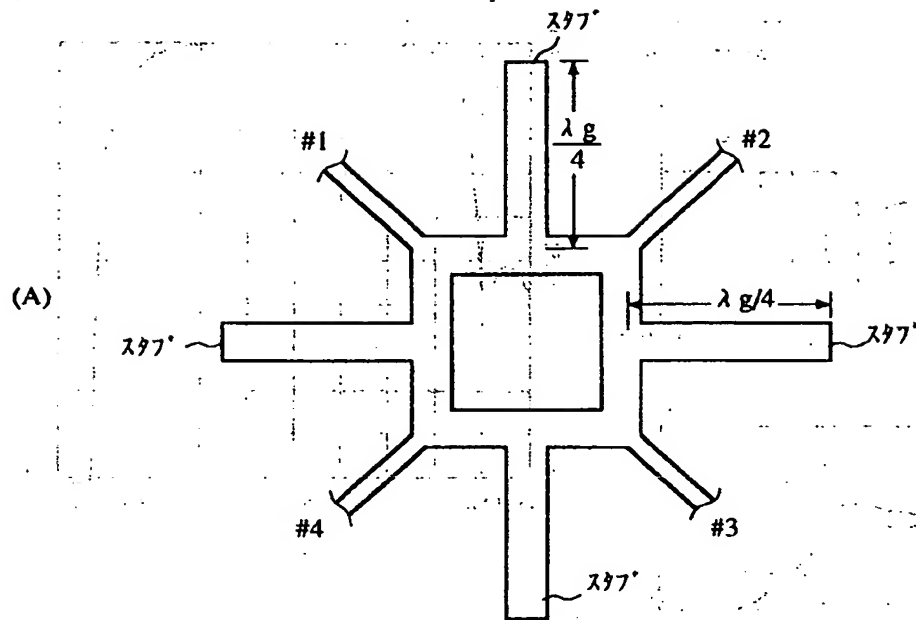
【図31】



【図47】

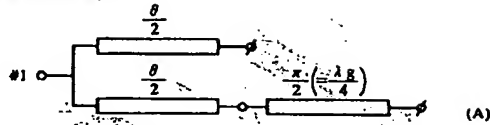


【図21】

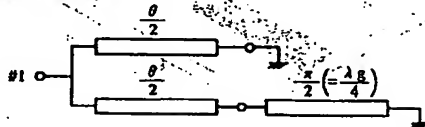


【図24】

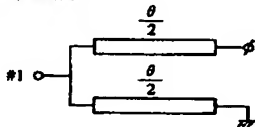
(A) B-B'面が開放の時



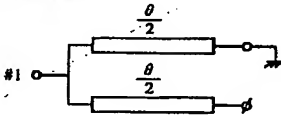
(B) B-B'面が短絡の時



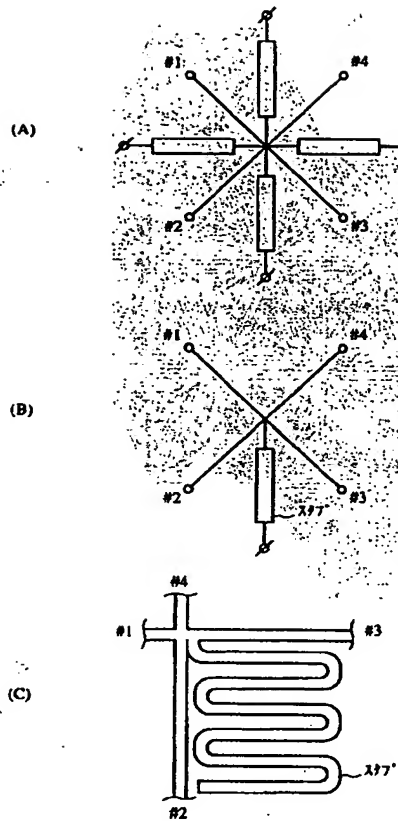
(C) (A)の等価回路



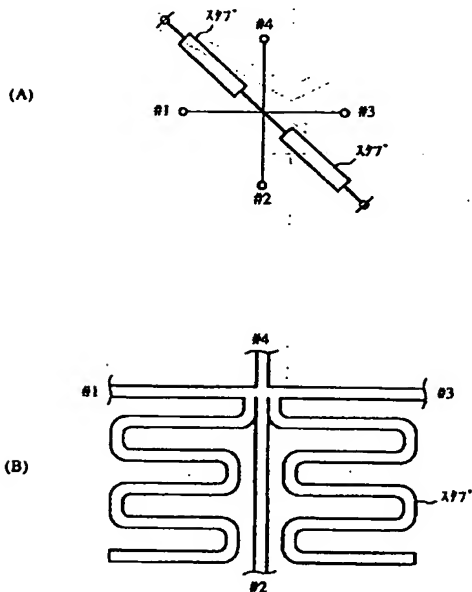
(D) (B)の等価回路



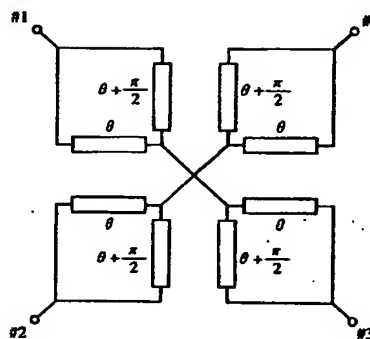
【図27】



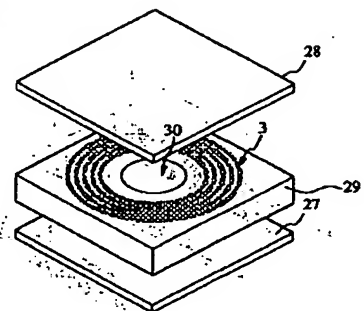
【図29】



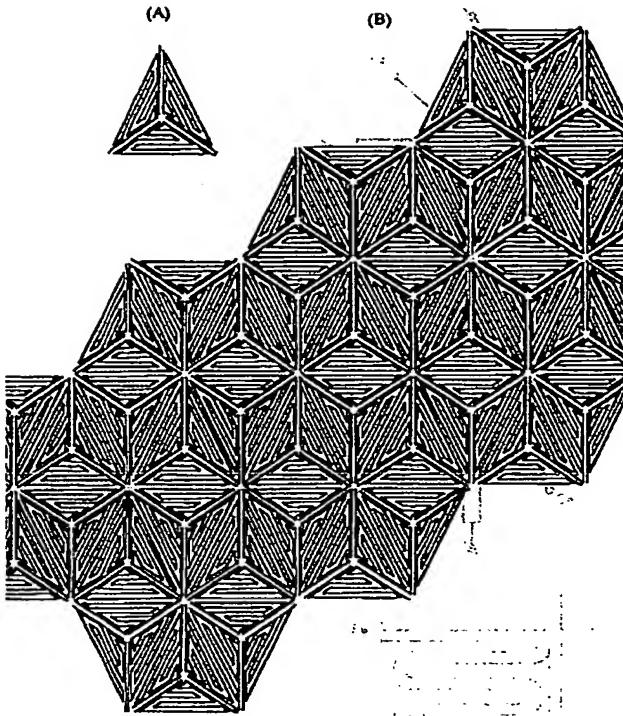
【図32】



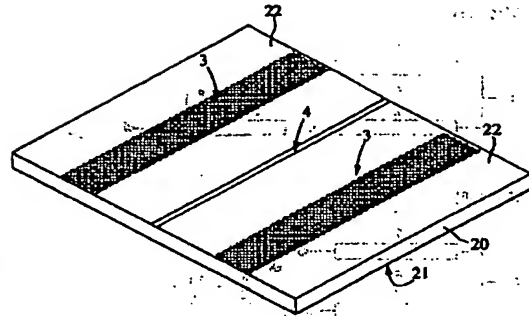
【図37】



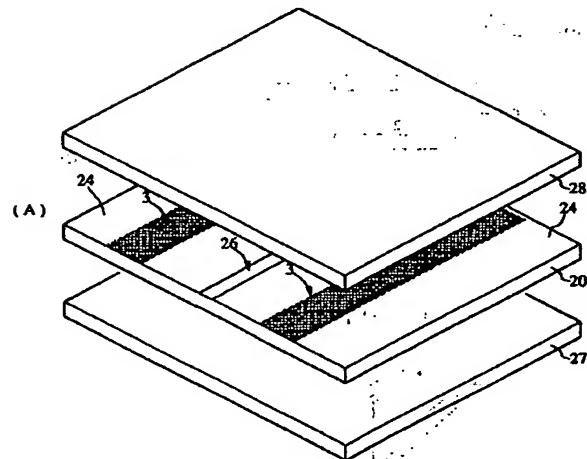
【図30】



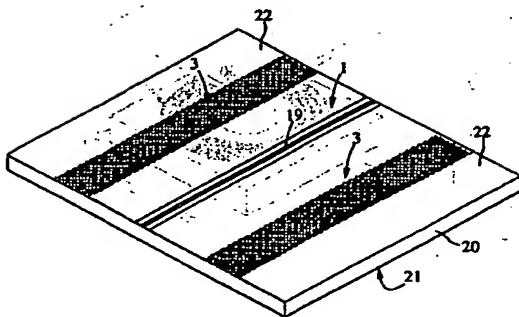
【図33】



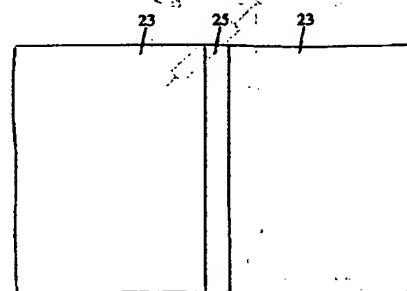
【図35】



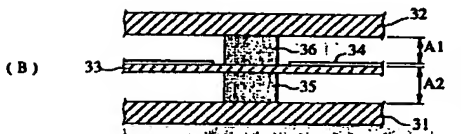
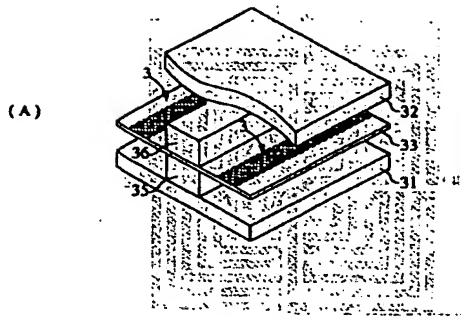
【図34】



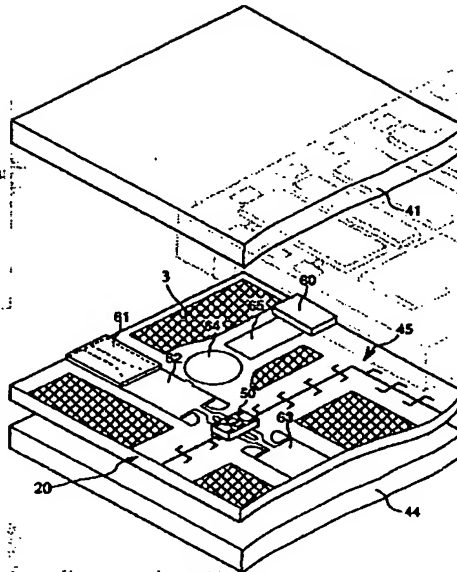
(B)



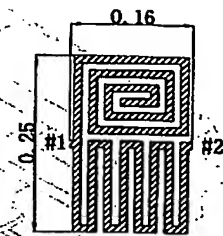
【図36】



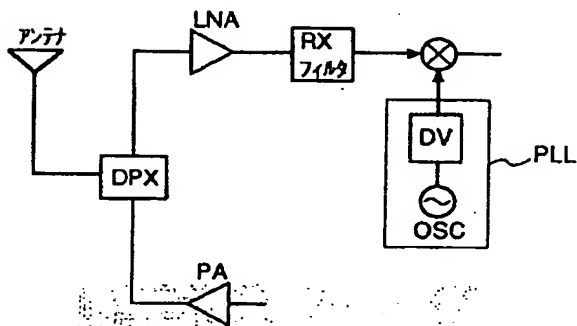
【図38】



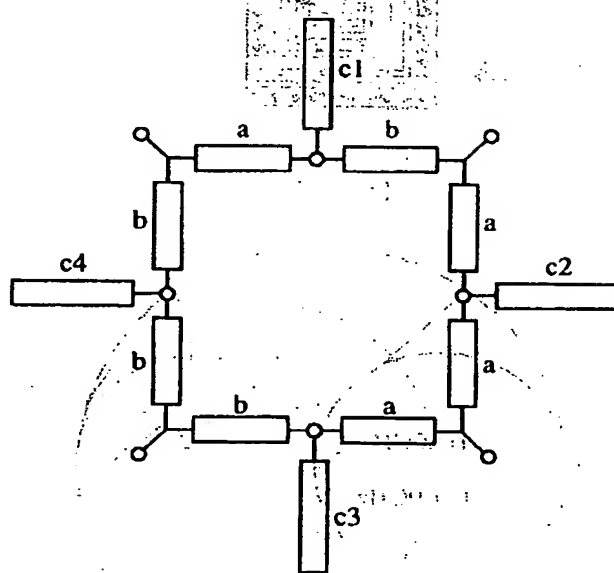
【図52】



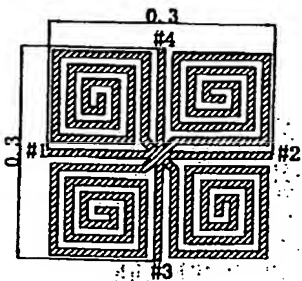
【図40】



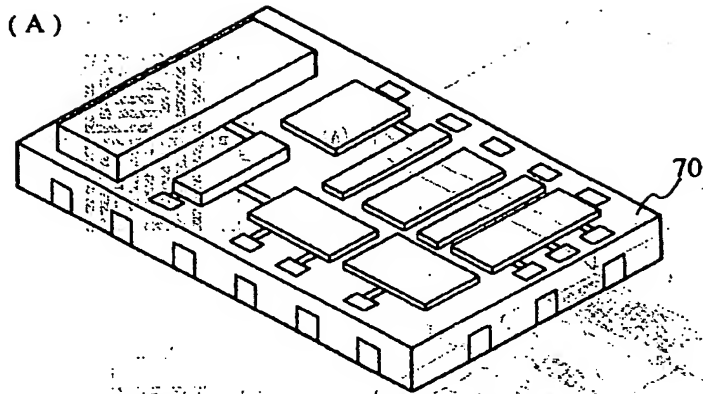
【図41】



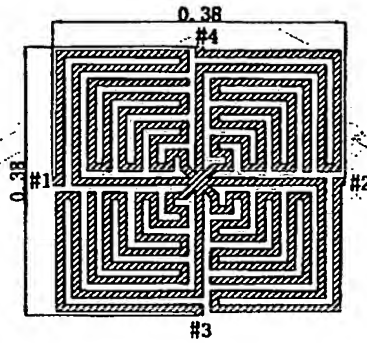
【図54】



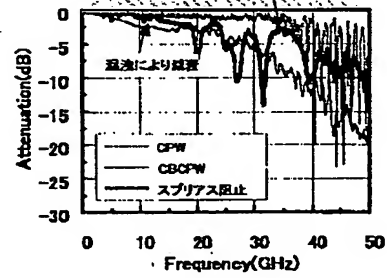
【図39】



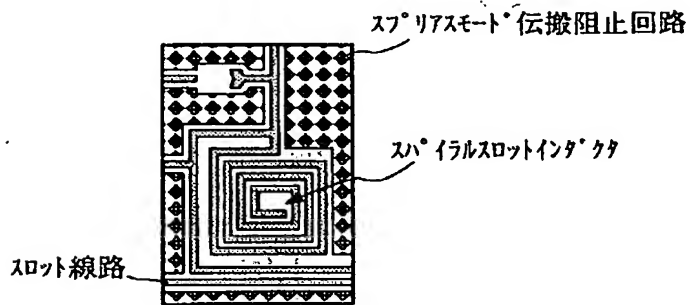
【図55】



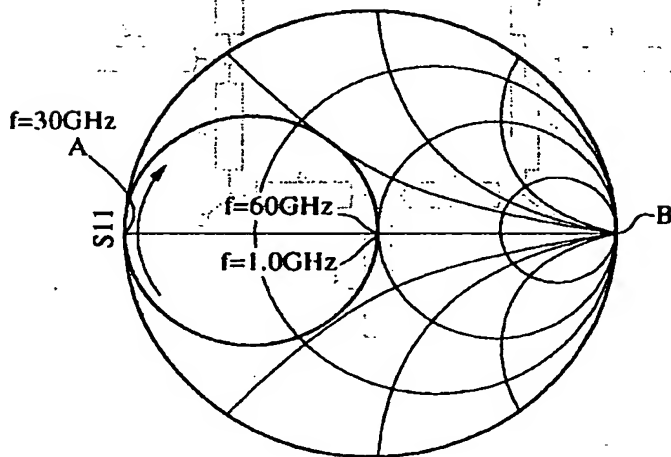
【図60】



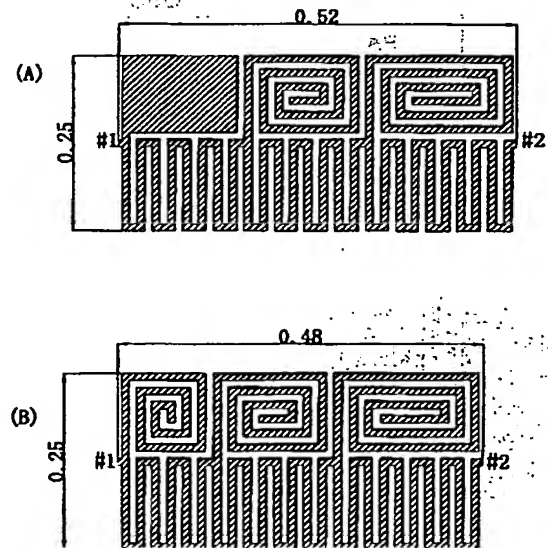
(B)



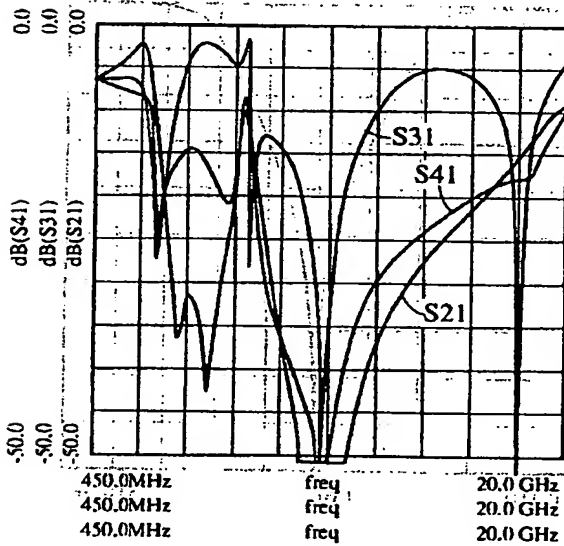
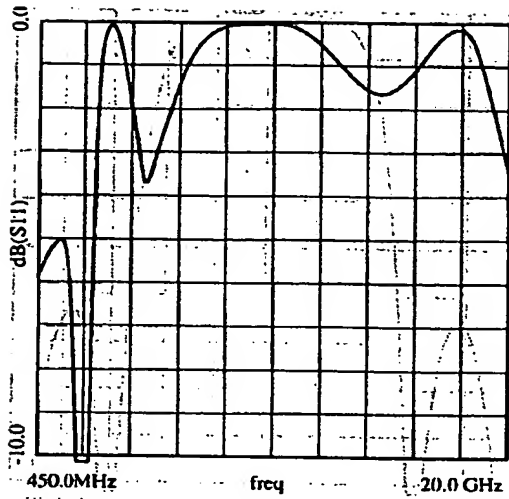
【図45】



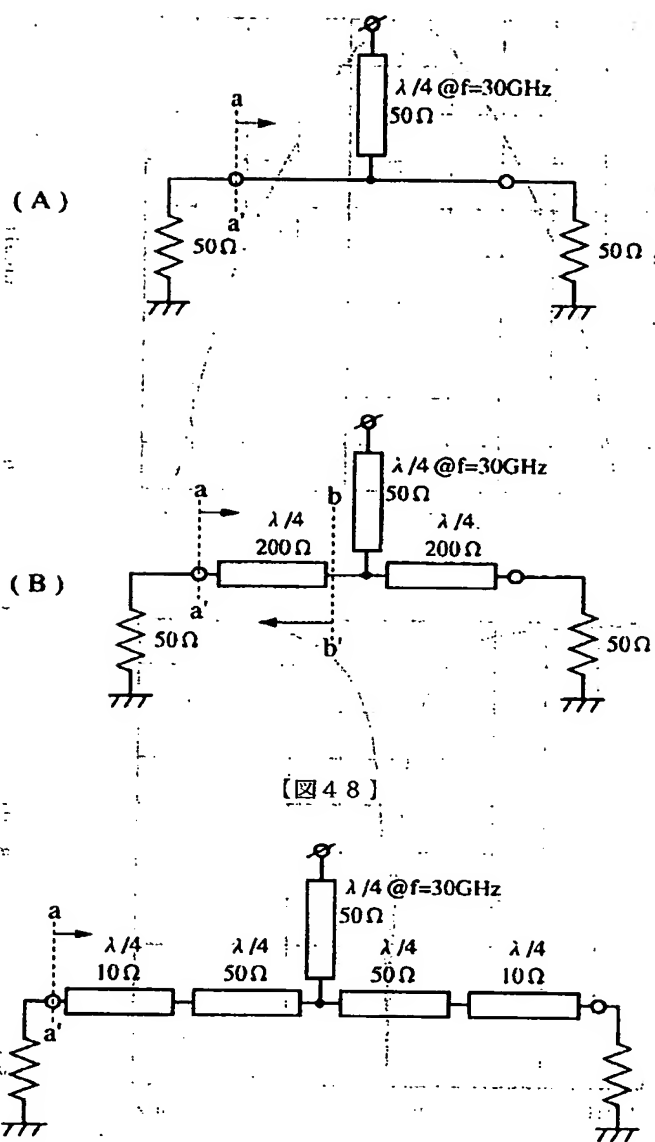
【図53】



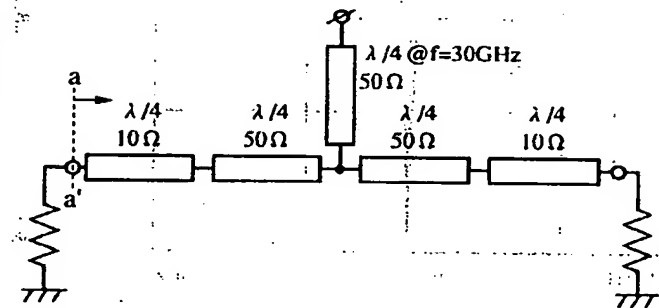
【図42】



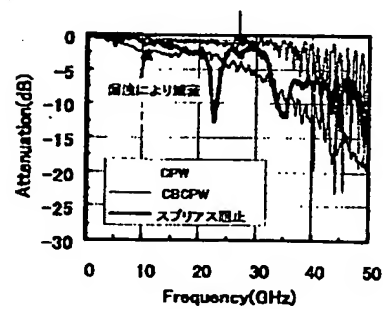
【図43】



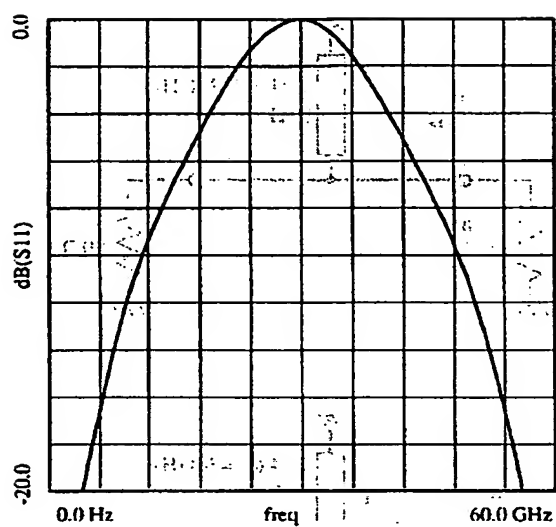
【図48】



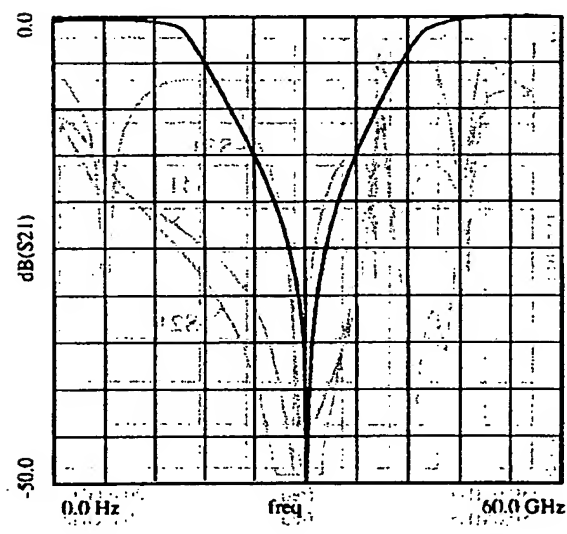
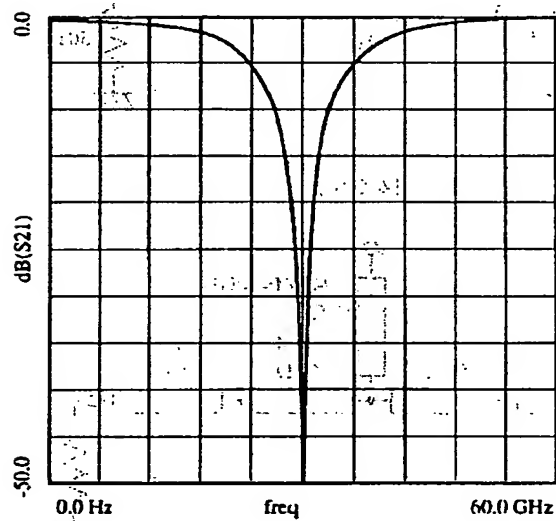
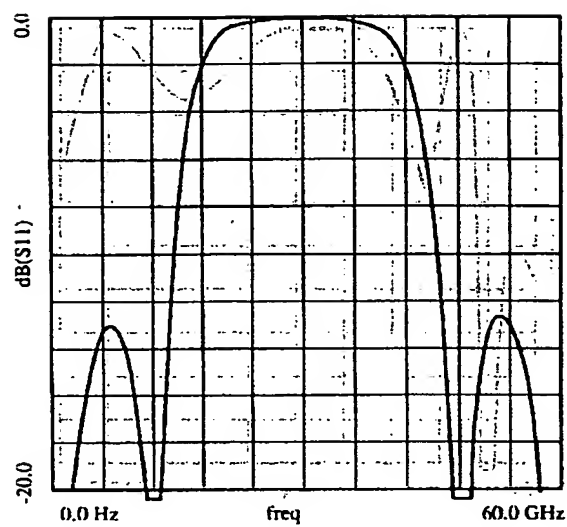
【図61】



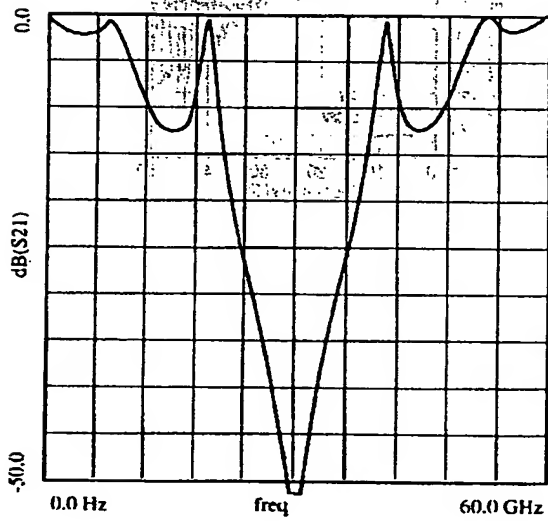
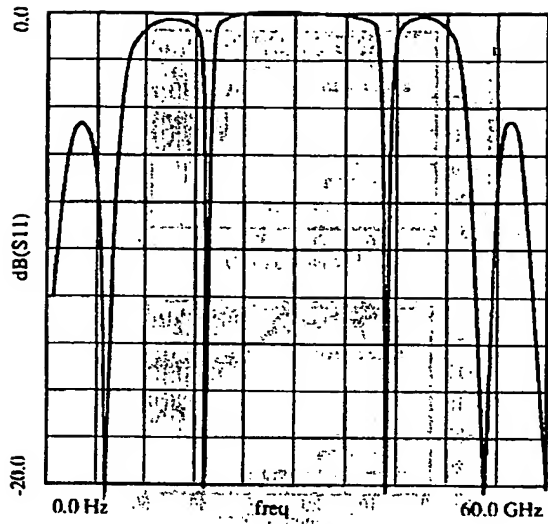
【図44】



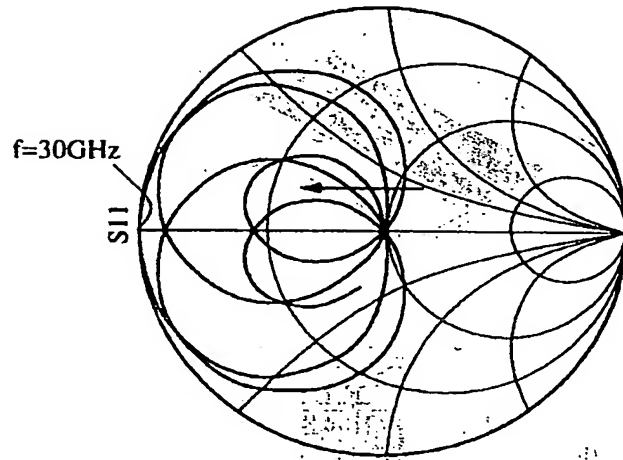
【図46】



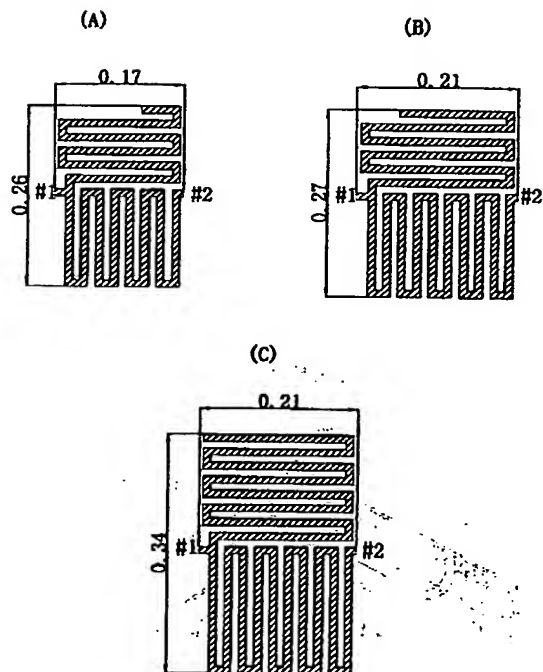
【図49】



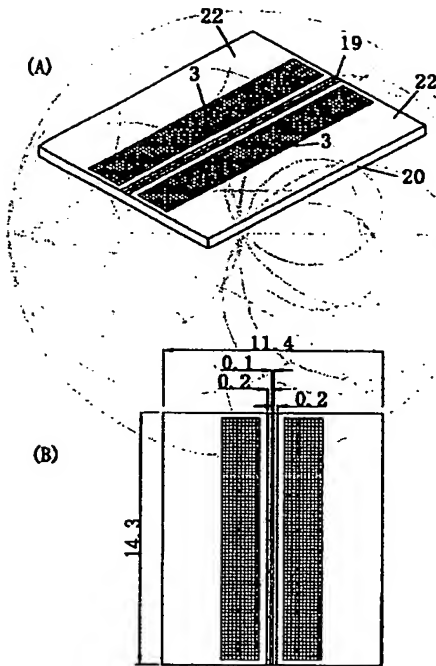
【図50】



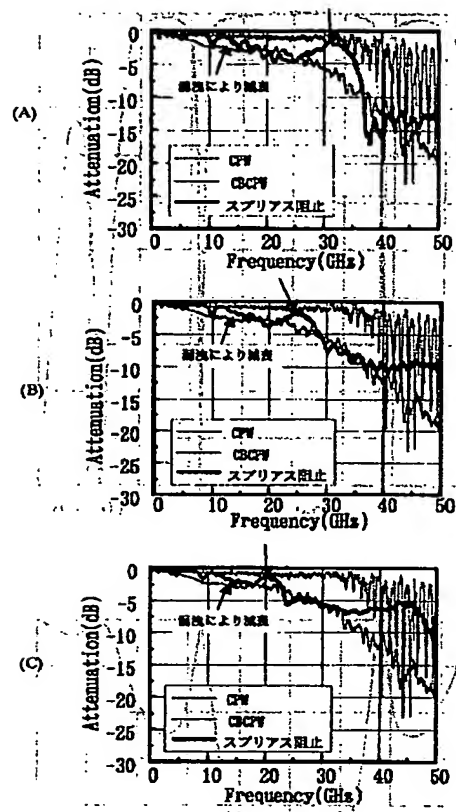
【図51】



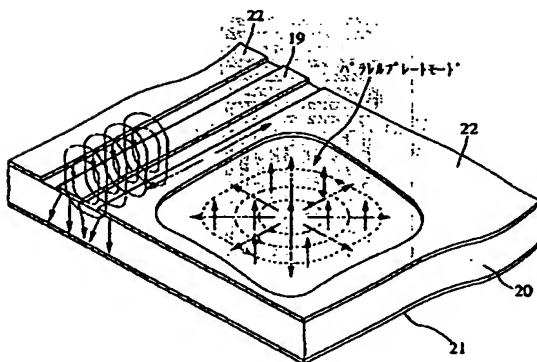
【図56】



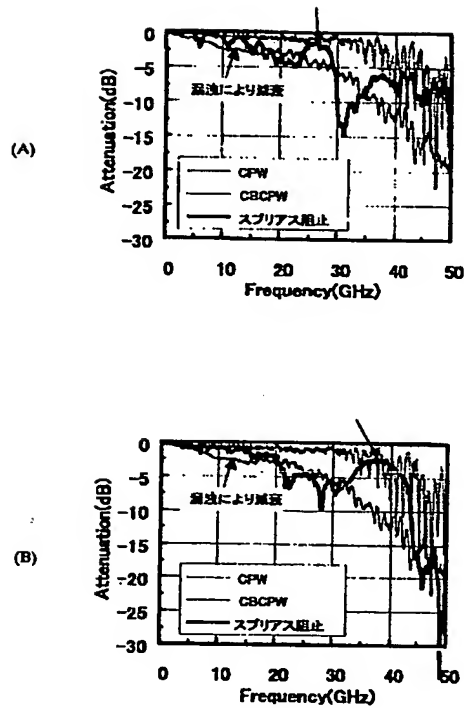
【図57】



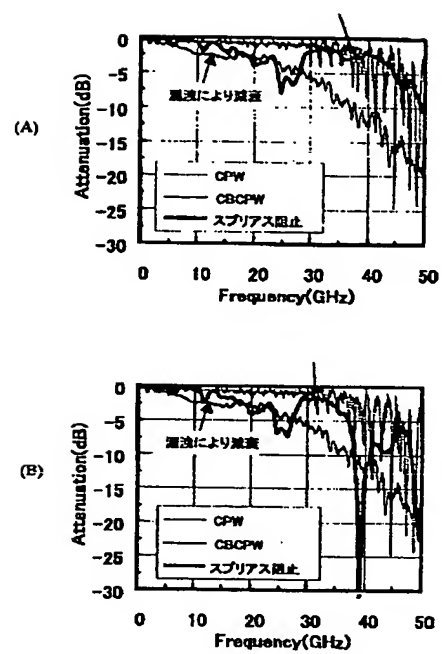
【図62】



【図58】



【図59】



フロントページの続き

F ターム(参考) 5J006 JA31 LA21 LA25
5J014 CA21 HA06
5J081 AA11 CC03 DD04 EE10 FF21
JJ14 MM04 NN06

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record.

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☒ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.